

MD68k

Enkortsdator

Revision 2

MC68000, MC68008, MC68010, MC68020, MC68030, MC68040, MC68881, MC68882, MC68851 är TM, *Motorola INC*

MS-DOS är TM *Microsoft Corporation*

MC68 och MD68k är © *microlf*

db68 är © *GMV*

Dokument: Hårdvarubeskrivning för MD68k

Id. nummer: 130-00

Denna handbok utgör Hårdvarubeskrivningen för laborationskortet MD68k. Såväl hårdvaran, som denna dokumentation, distribuerad i tryckt form, har noga kontrollerats med avseende på korrekthet. Allt bruk av såväl hårdvaran som denna dokumentation sker ändå på användarens egen risk. *microlf* kan inte hållas ansvarigt för något fel som uppkommit direkt eller indirekt som konsekvens utav användning av hårdvaran eller den tillhörande dokumentationen.

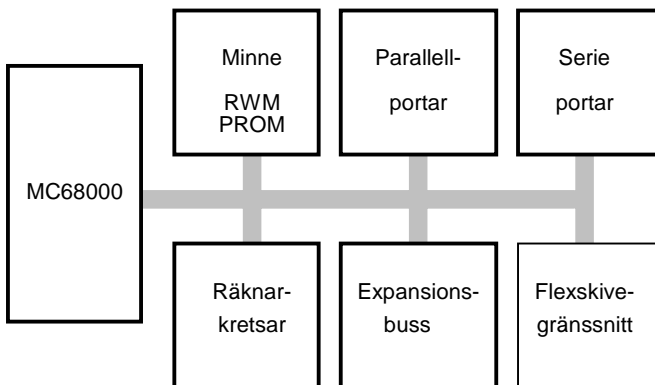
© *microlf*, 1998, Alla rättigheter förbehållna

MD68k är en komplett ekorts dator i 68xxx-familjen. Den kan bestyckas med antingen MC68000 eller MC68010 och maximalt 4 Mbyte minne. På kortet finns seriella RS232-kanaler, digitala parallella I/O, räknarmoduler och flexskive gränssnitt. Flera I/O-moduler eller mera minne kan enkelt anslutas till den kompletta expansionbussen. MD68k levereras med monitorprogramvaran db68.

1. INLEDNING	3
1.1. LAYOUT	3
1.2. MINNESKARTA.	4
1.3. Minne på kortet	5
1.4. I/O-adresser	6
2. ANSLUTNINGAR OCH BYGLAR.	8
2.1. I/O-anslutningar	9
2.1.1. Kontakt K1 och K2; PIT1 och PIT2.	9
2.1.2. Kontakt K3; DUART, styrsignaler.	10
2.1.3. Kontakt K4; DUART.	10
2.1.4. Kontakt K5; DUART.	11
2.1.5. Kontakt K6; Snitt för diskettenhet	12
2.2. Kontakt K7; Expansionsbuss.	13
2.3. Byglar	14
2.3.1. Kontakt PR1; FDC's Styrsignaler.	14
2.3.2. Kontakt PR2; PI/T2's Styrsignaler.	15
3. AVBROTT.	16
4. FLEXSKIVEGRÄNSSNITT	18
4.1. Justering av Write Precomensation	20
5. TEKNISK SPECIFIKATION MD68K	21

1. Inledning

MD68K är en flexibel enkortsdator uppbyggd kring MOTOROLAS mikroprocessor MC68000, en 16-bitars processor med möjlighet adressera 16 Mbyte primärminne. MD68K består av minne och ett antal gränssnitt med anslutningar (Figur 1). Minnet består av maximalt 3M byte läs- och skrivminne (SRAM) och maximalt 1 Mbyte programmerbart läsminne (PROM) med monitorprogramvara. Några av gränssnitten (räknarkretsar, serie- och parallellportar) är uppbyggda med periferikretsar från MOTOROLAS MC68000-familj och gränssnittet för diskettenheten kommer från WESTERN DIGITAL. Serieportarna stödjer det vanliga RS232-snittet för anslutning av terminal och / eller värddator. Via en 64-pinnars Europa-kontakt är kontroll-, adress- och databuss åtkomliga för expansionsändamål.



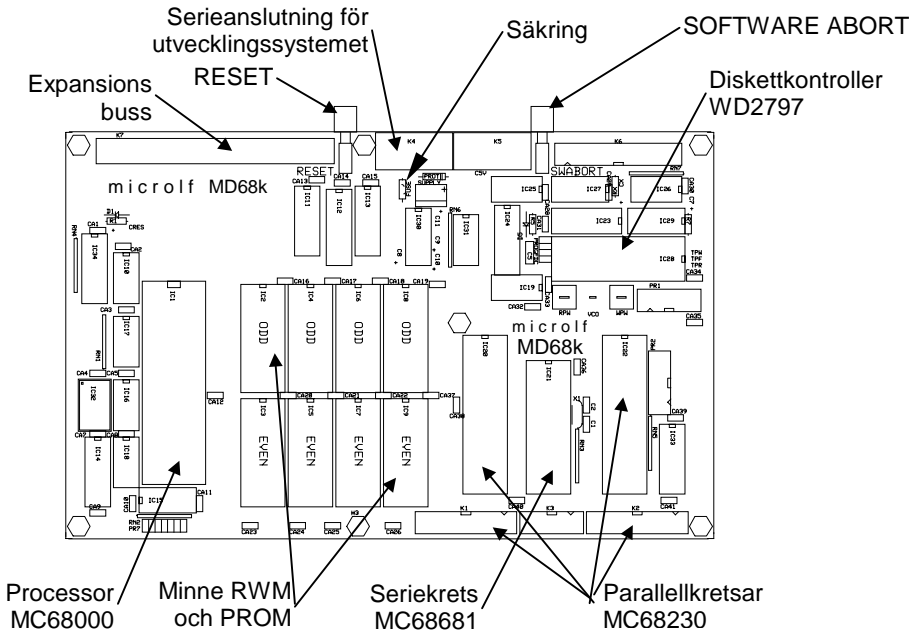
Figur 1. Blockdiagram över MD68K.

Observera att gränssnittet för diskettstationen är utelämnad i grundversionen av MD68K. MD68K kan dock enkelt expanderas med detta gränssnitt.

1.1. LAYOUT

Figuren nedan visar komponentplaceringen på MD68K. Till vänster återfinns processorn MC68000 och styrlogik. Till höger om processorn finns plats för åtta stycken 32-pinnars minneskretsar, där sex används för 32k byte, 128k byte eller 512k byte SRAM-kretsar och två används för 32k byte, 128k byte eller 512k byte EPROM-kretsar. Rakt ovanför minneskretsarna hittas tre av kortets PAL-kretsar.

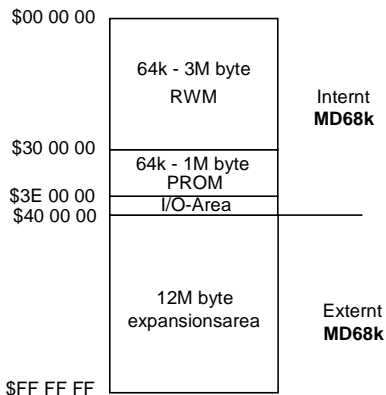
Dessa hanterar bl a systemets adressavkodning. Till höger om dessa PAL-ketsar hittas drivkretsarna för RS232-snittet. Rakt upp finns en säkring (picko-fuse) för strömförsörjningen. Tryckknappar för RESET och SOFTWARE ABORT återfinns längst upp på kortet. Nederst till höger hittas periferikretsarna, parallellportar med timer (PI/T) och serieportar (DUART). Överst till höger finns utrymme för diskettkontrollern från WESTERN DIGITAL, och dess drivkretsar. Överst till vänster återfinns anslutning för expansionsbussen.



Figur 2. MD68k

1.2. MINNESKARTA.

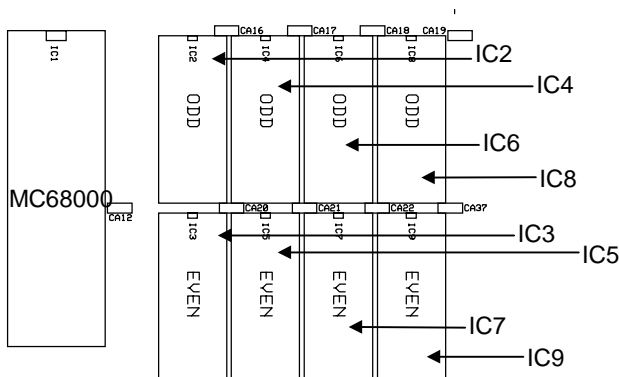
Minneskarta för MD68k är uppdelad i två stora block där block ett (0 - 4 Mbyte) internt på kortet (IC2 - IC9) och block två (4 - 16 Mbyte) är för expansion vid sidan av kortet. Se figur 3. Det interna blocket består av RWM, PROM och I/O-areal för periferikretsar. I/O-arean upptar ett adressutrymme om 128 kbyte.



Figur 3. Minnesmap.

1.3. Minne på kortet

I grundversionen är MD68K utrustad med 64k byte RWM och 64k byte PROM som är placerade i sockel IC2, IC3, IC8 IC9 respektive. (Se figur 2 och 4). Både RWM och PROM är byte-orienterad där IC2, IC4, IC6 och IC8 är udda adresser (ODD) och upptar den övre delen av databussen (D8 - D15). Jämna adresser (EVEN) är anslutna till IC3, IC5, IC7 och IC9 där den nedre delen av databussen (D0 - D7) är kopplad. För att MD68k skall fungera tillfredsställande måste den bestyckas med parvis lika minneskretsar i socklarna IC2/IC3, IC4/IC5, IC6/IC7 och slutligen IC8/IC9.



Figur 4 Minneskretsarnas placering.

Socklarna IC2 - IC7 kan bestyckas med 32k byte, 128k byte eller 512k byte RWM, vilket ger en kapacitet på 64k byte - 3M byte RWM på kortet. (Se tabell 1). Socklarna IC8 - IC9 kan bestyckas med 32k byte, 128k byte eller 512k byte PROM vilket ger 64k byte - 1M byte PROM på kortet. Observera att I/O-arean (128k byte) är dubbelmappad med PROM-areans övre del. Detta innebär att det effektivt finns maximalt tillgängligt PROM om 896k byte på kortet.

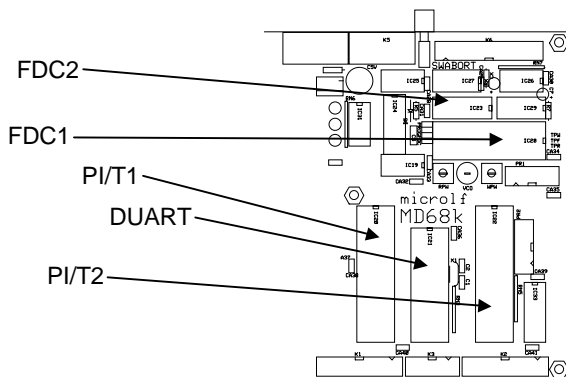
Tabell 1. Minnessocklarnas adressareor			
Kapsel	Minnesarea	Startadress	Kommentar
IC2/3	0 - 64k	\$00 00 00	32k bytes kapslar
IC2/3	0 - 256k	\$00 00 00	128k bytes kapslar
IC4/5	256 - 512k	\$04 00 00	128k bytes kapslar
IC6/7	512 - 768k	\$08 00 00	128k bytes kapslar
IC8/9	3 - 3.25M	\$30 00 00	128k bytes kapslar

1.4. I/O-adresser

Periferikretsarna på MD68k ligger i adressutrymme enligt Tabell 2. Observera att en periferikrets register nås på udda adresser. Detta betyder att en periferikrets register nås på adresserna \$3exxx1, \$3exxx3, \$3exxx5, \$3exxx7 osv. Då MD68k är bestyckad med 1 Mbyte PROM, kommer I/O-arean att vara memory mapped i PROM:s övre 128 kbyte, se Minneskarta beskriven tidigare. Figur 5 visar periferikretsarnas placering på kortet.

Tabell 2. Adresser för I/O-arean.			
Adress	Krets		Komentar
\$3E 00 01	PI/T1	MC68230	Parallellport 1
\$3E 04 01	PI/T2	MC68230	Parallellport 2
\$3E 08 01	DUART	MC68681	Serieportar
\$3E 0C 01	FDC1	WD2797	Flexskiveenhet
\$3E 10 01	FDC2	LATCH	Styrregister för flexskiveenhet
\$3E 14 01	IO1		Extern Chip Select signal
\$3E 18 01	IO2		Extern Chip Select signal

Observera att en periferikrets register kan adresseras på ett antal adresser inom dess område. Exempelvis flexskiveenheten (FDC1), som har 4 register och adresseras på \$3e0c01, \$3e0c03, \$3e0c05 och \$3e0c07, kan också adresseras på \$3e0c09, \$3e0c0b, \$3e0c0d och \$3e0c0f osv då dessa är speglade inom hela området \$3e0c01 - 3e0fff. Jämna adresser saknar betydelse och därför är det meningslöst att adressera \$3exxx0, \$3exxx2, \$3exxx4, \$3exxx6 osv.

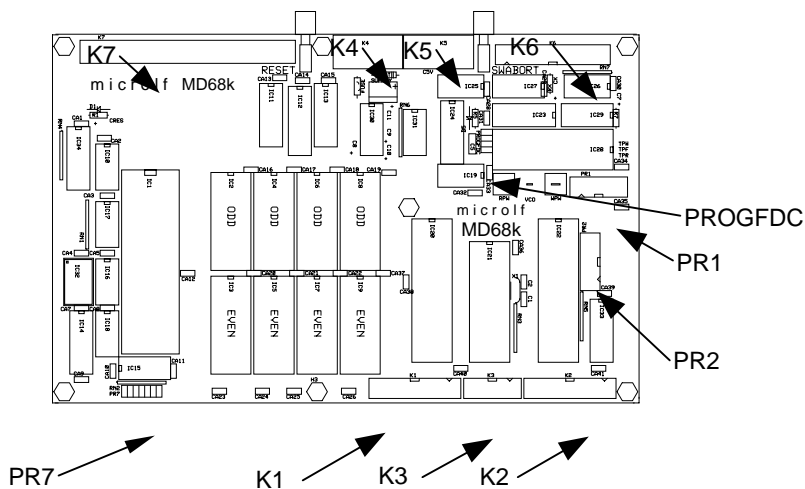


Figur 5. I/O-kretsarnas placering

2. ANSLUTNINGAR och BYGLAR.

Tabell 3 och figur 6 nedan visar MD68k:s olika anslutningar och de följande sidorna beskriver pinplaceringen/funktion för varje anslutning.

Tabell 3. Anslutningar		
Anslutning	Ansluten till	Kommentar
K1	PI/T1	Parallellport 1
K2	PI/T2	Parallellport 2
K3	DUART	Styrsignaler
K4	DUART	Serieport 1 (Anslutning för PC/ETERM)
K5	DUART	Serieport 2
K6	FDC	Anslutning för diskettenhet
K7	BUS	Extern adress, data och styrbuss
PR1	FDC	Anslutning för extern DMA-kontroller
PR2	PI/T2	Styrsignaler räknare
PR7	MC68000	Avbrottsbyglar
PROGFDC	FDC	Byglingsbara styrsignaler för FDC



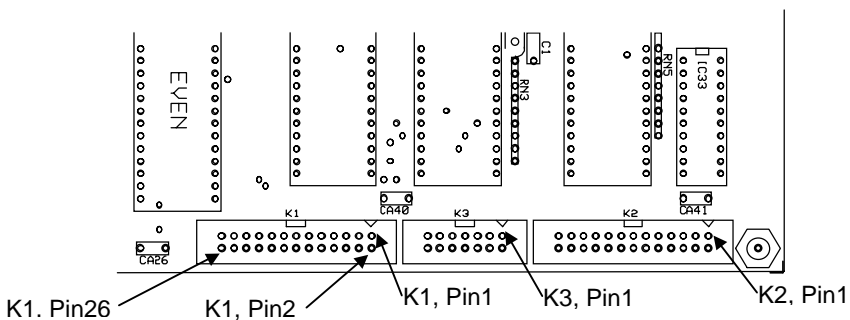
Figur 6. MD68k's anslutningar.

2.1. I/O-anslutningar

2.1.1. Kontakt K1 och K2; PIT1 och PIT2.

Fyra parallella programmerbara in- och utportar är tillgängliga eftersom MD68k är bestyckad med två st PI/T-kretsar (MC68230). Dessa fyra portar kan nås via två 26-pinnars kontakter som är lika konfigurerade. Se Tabell 4. Det finns inga tranceivers på dessa anslutningar utan kontakterna K1 och K2:s pinnar är direkt anslutna till respektive PI/T. Drivkretsar anbefalles där utgångar önskas. Se MOTOROLAs datablad för utförlig information om MC68230. Studera Figur 7 för placering av K1 och K2. Kontakttyp: 26-polig flatkabel, hane.

Pin	Funktion	Pin	Funktion
1	GND	2	GND
3	NC	4	NC
5	H1	6	H2
7	PA0	8	PA1
9	PA2	10	PA3
11	PA4	12	PA5
13	PA6	14	PA7
15	PB0	16	PB1
17	PB2	18	PB3
19	PB4	20	PB5
21	PB6	22	PB7
23	H3	24	H4
25	+5V	26	+5V



Figur 7. Anslutningarna K1, K2 och K3.

2.1.2. Kontakt K3; DUART, styrsignaler.

Anslutning för DUART's styrsignaler IP / OP. Se Tabell 5. Signalerna är ej buffrade och därför rekommenderas externa buffertar. Signalerna IP1, IP2 och OP1 som inte visas i tabellen nedan används för serieport 2, se kontakt K5. Se MOTOROLAS datablad för utförlig information om MC68681.

Studera Figur 7 för pinplacering av K3.

Kontakttyp 14-polig flatkabeldon, hane.

Tabell 5. DUART - Styrsignaler			
Pin	Funktion	Pin	Funktion
1	NC	2	OP0
3	OP3	4	OP2
5	OP5	6	OP4
7	OP7	8	OP6
9	IP4	10	IP5
11	IP0	12	IP3
13	+5V	14	+5V

2.1.3. Kontakt K4; DUART.

Terminalanslutning eller anslutning för persondator med **GMV/microf:s** programvara (Tabell 6). Se MOTOROLAS datablad för utförlig information om MC68681. Studera Figur 8 för placering av K4.

Kontakttyp niopolig D-sub hona. Snitt: RS232C.

Tabell 6. Pinnplacering för kontakt K4		
Pin	Funktion	Kommentar
2	RxDA	Receive Data Port A
3	TxDA	Transmitt Data Port A
5	GND	Signaljord

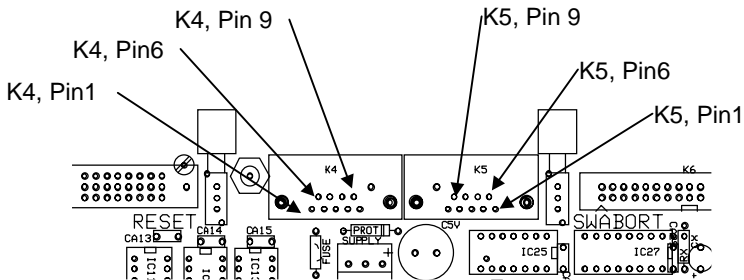
2.1.4. Kontakt K5; DUART.

Seriell anslutning för t ex värddator eller seriell printer. Se Tabell 7. Se MOTOROLAS datablad om MC68681 för utförlig information. Se Figur 8 för placering av K5.

Kontakttyp niopolig D-sub hane.

Snitt: RS232C.

Tabell 8. Pinnplacering för kontakt K5		
Pin	Fnkction	Kommentar
1	DCD	Data Carrier Detect (IP2)
2	RxDB	Receive Data Port B
3	TxDB	Transmitt Data Port B
5	GND	Signaljord
7	RTS	Request to Send (OP1)
8	CTS	Clear to Send (IP1)



Figur 8. Anslutningarna K4 och K5.

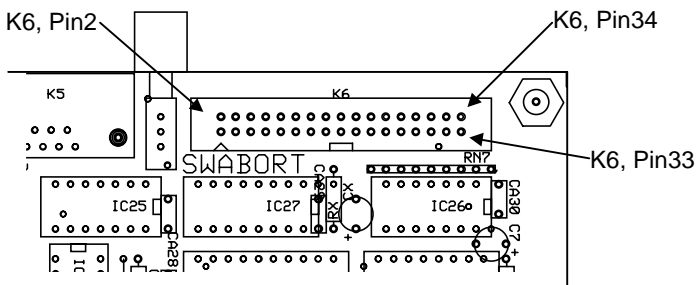
2.1.5. Kontakt K6; Snitt för diskettenhet

Anslutning för 3 eller 5 tums diskettenhet. (Tabell 8). Se tillverkarens datablad (WESTERN DIGITAL WD2797) för utförlig information. Se Figur 9 för placering av K6.

Kontakttyp: 34-polig flatkabeldon hane.

Snitt: Standard diskettenhet

Tabell 8. Pinnplacering för kontakt K6.				
Pin	Funktion	Pin	Funktion	IN/OUT
1	GND	2	Head Load	OUT
3	GND	4	NC	
5	GND	6	DRIVE SEL 4	OUT
7	GND	8	INDEX	IN
9	GND	10	DRIVE SEL 1	OUT
11	GND	12	DRIVE SEL 2	OUT
13	GND	14	DRIVE SEL 3	OUT
15	GND	16	MOTOR ON	OUT
17	GND	18	DIR. SEL	OUT
19	GND	20	STEP	OUT
21	GND	22	WRITE DATA	OUT
23	GND	24	WRITE GATE	OUT
25	GND	26	TRACK0	IN
27	GND	28	WRITE PROT	IN
29	GND	30	READ DATA	IN
31	GND	32	SIDE SEL	OUT
33	GND	34	READY	

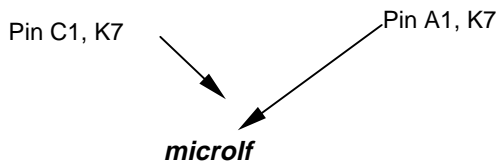


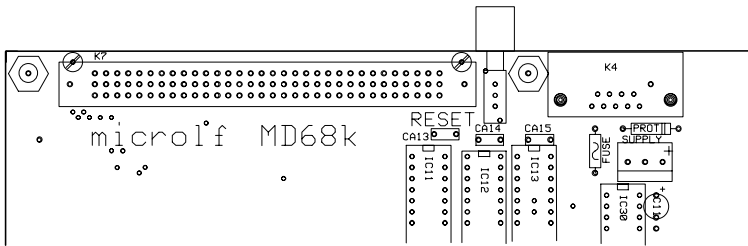
Figur 9. Anslutning K6.

2.2. Kontakt K7; Expansionsbuss.

Anslutning för extern kontroll- adress- och databuss. Observera att denna anslutning är obuffrad och därför är alla bussar direkt ansluten till processorn. Kontakttyp: 96-pinnars Europadon. Snitt: Se Tabell 9. Observera att mittraden (B1-B32) inte använd i K7.

Tabell 9. Pinnplacering för kontakt K7.							
Pin	Funktion	Dir	Aktiv	Pin	Funktion	Dir	Aktiv
A1	GND			C1	GND		
A2	EXTIO1	O	L	C2	IRQ6	I	L
A3	EXTIO2	O	L	C3	IRQ1	I	L
A4	IACK1	O	L	C4	IACK6	O	L
A5	BGACK	O	L	C5	BR	I	L
A6	DTACK	I	L	C6	BG	O	L
A7	RESET	IO	L	C7	VPA	I	L
A8	LDS	O	L	C8	HALT	O	L
A9	R/W	O	L	C9	UDS	O	L
A10	CLK	O	H	C10	AS	O	L
A11	E	O	H	C11	VMA	O	L
A12	A1	O	H	C12	CSEXT	O	L
A13	A3	O	H	C13	A2	O	H
A14	A5	O	H	C14	A4	O	H
A15	A7	O	H	C15	A6	O	H
A16	A9	O	H	C16	A8	O	H
A17	A11	O	H	C17	A10	O	H
A18	A13	O	H	C18	A12	O	H
A19	A15	O	H	C19	A14	O	H
A20	A17	O	H	C20	A16	O	H
A21	A19	O	H	C21	A18	O	H
A22	A21	O	H	C22	A20	O	H
A23	A23	O	H	C23	A22	O	H
A24	D1	IO	H	C24	D0	IO	H
A25	D3	IO	H	C25	D2	IO	H
A26	D5	IO	H	C26	D4	IO	H
A27	D7	IO	H	C27	D6	IO	H
A28	D9	IO	H	C28	D8	IO	H
A29	D11	IO	H	C29	D10	IO	H
A30	D13	IO	H	C30	D12	IO	H
A31	D15	IO	H	C31	D14	IO	H
A32	VCC			C32	VCC		





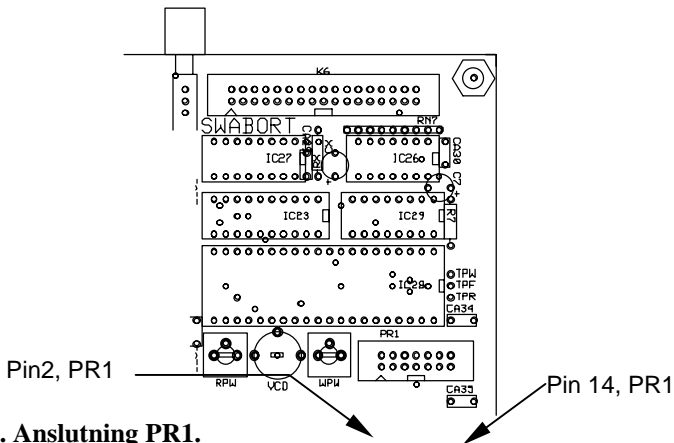
Figur 10. Anslutning K7.

2.3. Byglar

2.3.1. Kontakt PR1; FDC's Styrsignaler.

FDC:s styrsignaler och avbrottsignaler finns tillgängligt i anslutning PR1. Dessa kan utnyttjas i eventuella DMA-sammanhang. Studera figur 11 för lokalisering av PR2 och tabell 10 för PR2:s pinplacering.

Pin	Funktion	Pin	Funktion
1	NC	2	NC
3	A2	4	A2/FDC
5	A1	6	A2/FDC
7	RE	8	RE/FDC
9	NC	10	DRQ
11	CS	12	CS/FDC
13	WE	14	WE/FDC

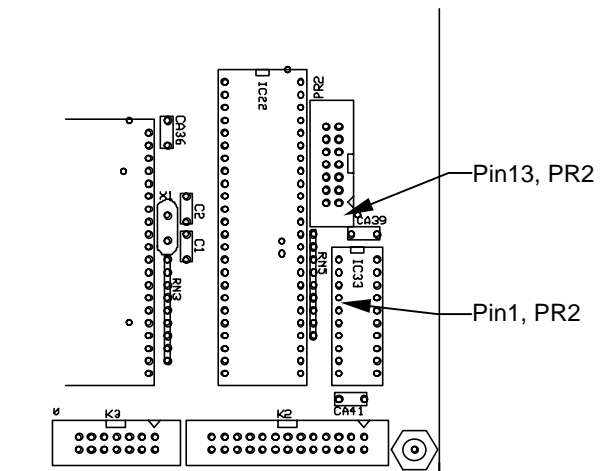


Figur 11. Anslutning PR1.

2.3.2. Kontakt PR2; PI/T2's Styrtsignaler.

PI/T2:s styrtsignaler och avbrottssignaler finns tillgängligt i anslutning PR2. Studera figur 12 för lokalisering av PR2 och tabell 11 för PR2:s pinplacering.

Tabell 11. Pinnplacering för kontakt PR2.					
Pin	Funktion		Pin	Funktion	
1	NC		2	PI/T2 PC0	
3	NC		4	PI/T2 PC1	
5	GND		6	PI/T2 PC2/TIN	
7	IRQ2/P2		8	PI/T2 PC3/TOUT	
9	NC		10	PI/T2 PC4/DMAREQ	
11	ZZ/PAL34		12	PI/T2 PC7/TIACK	
13	NC		14	NC	



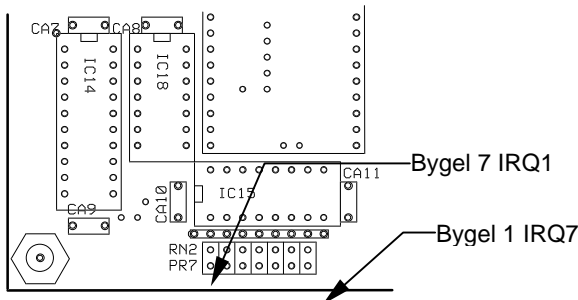
Figur 12. Anslutning PR2.

3. AVBROTT.

MD68k har sju olika avbrottsnivåer (IRQ1 - IRQ7) som är kopplade via byglar (PR7) till en 8 till 3 avkodare (IC15) som genererar Interrupt Priority Level (IPL0 - IPL2) till MC68000. Interrupt Acknowledge (IACK) genereras av PAL14. Kretsen genererar IACK1 - IACK7 eller VPA för avbrott från WD2797. Periferikretsarna på MD68k är i grundversionen kopplade till avbrottsingångarna som Tabell 12 visar.

Tabell 12. Avbrottsprioriteter, Default.					
Nivå	Intern/Extern	Funktion	Prioritet	Bygel	
IRQ7	Intern	Software Abort	7 (NMI)	1	
IRQ6	Extern		6	2	
IRQ5	Intern	PI/T1 (TIMER)	5	3	
IRQ4	Intern	FDC (DRQ)	4	4	
IRQ3	Intern	FDC (READY)	3	5	
IRQ2	Intern	Dasy Chain	DUART1	2-1	6
		Daisy Chain	PI/T1 (Port)	2-2	
		Daisy Chain	PI/T1 (Port)	2-3	
		Daisy Chain	PI/T2 (Timer)	2-4	
IRQ1	Extern		1	7	

Den inbördes ordningen kan ändras. I såfall måste avbrottsingångarna korskopplas med hjälp av PR7 till önskad konfiguration och PAL14 måste omprogrammeras. På avbrottsnivå två (IRQ2) är serie- och parallellportarna placerade tillsammans med räknaren i PIT2. Den inbördes prioritetsordning (på nivå två) kan också utläsas av tabellen, där serieporten (DUART) har högre prioritet än parallellportarna (PIT1 och 2) och sist kommer räknaren i PIT2. För att ändra avbrottsprioriteterna måste byglarna på kortets lödsida kapas.



Figur 13. Bygel PR7.

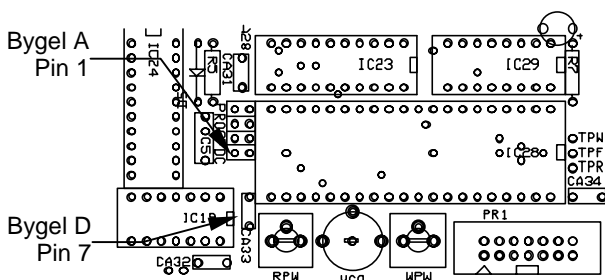
4. FLEXSKIVEGRÄNSSNITT

MD68k är förberett för ett flexskivegränssnitt uppbyggt kring WD2797. Vidare finns ett register (LATCH) för vissa styr signaler. Flexskiveenheter för 3½ och 5¼ disketter kan anslutas via den 34-poliga anslutningen K6. Registrets funktion visas i tabell 14. Sist i kappitlet anges hur justering av FDC skall utföras.

Tabell 13. FDC-LATCH. Registrets funktion.

Bit	H/L	Funktion
1 0	0 0	Drive Select 0
	0 1	Drive Select 1
	1 0	Drive Select 2
	1 1	Drive Select 3
2	0	Motor = Auto. (Motorn får startpuls vid Chip Select av Register. Motorn går då in i ca 2 sek)
	1	Motor = ON
3	0	Dubbel Packningstäthet
	1	Enkel Packningstäthet
4	0	IRQ3 = OFF. (FDC INTRQ, Avslutad kommando)
	1	IRQ3 = ON
5	0	IRQ4 = OFF. (FDC DRQ, Data Request vid dataöverföring)
	1	IRQ4 = ON
6		Not Used
7		Not Used

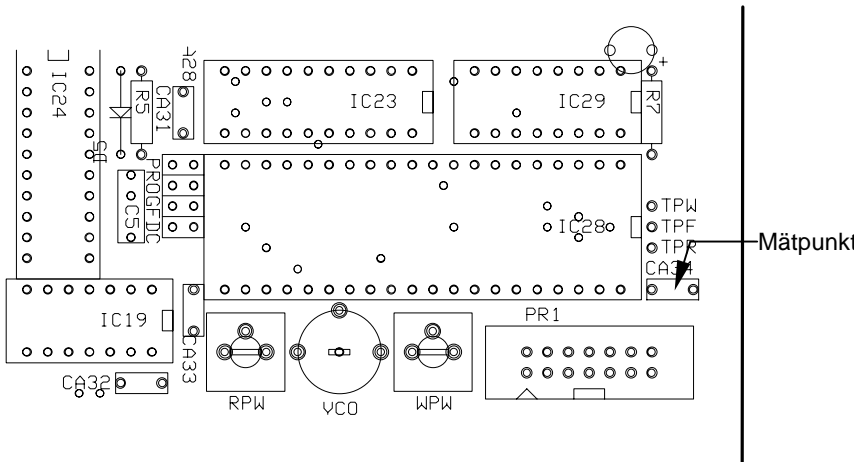
Bygeln PROGFDC utnyttjas vid justering av FDC och för att bygla vissa styr signaler. Se tabell 14 och figur 14.



Figur 14. Bygel PR7.

Tabell 14. FDC-Bygel PROGFDC.

Pin	Funktion	Bygel Default	
1	READY (Från Flexskiveenhet)	A	Aktiverar READY från Flexskiveenhet
2	GND	OUT	
3	FDC DDEN (Packingståthet)	B	Programmerbar packingståthet (Default)
4	Register Bit3 (Packingståthet)	IN	
5	FDC DDEN (Packingståthet)	C	Fast kopplat Dubbel packingståthet. Observera att bygel B måste kapas på kortets lödsida.
6	GND	OUT	
7	GND	D	Bygel ansluts när FDC skall justeras.
8	FDC TEST	OUT	



Figur 15. FDC:ns mätpunkter och trimpunkter.

Trimpunkter

4.1. Justering av Write Precomensation

Följande skall utföras vid justering av FDC:ns "Write Precompensation" och "Data Separation".

Välj Programmerbar packningstäthet. (Bygel B = IN, Bygel C = OUT)

Avlägsna Bygel D (TEST)

Gör RESET på MD68k

Installera bygel D (TEST)

Justera WPW för 200 ns pulslängd på mätpinne TPW

Justera RPW för 500 ns pulslängd på mätpinne TPR

Justera VCO för 4 μ s periodtid på mätpinne TPF

Avlägsna bygel D (TEST)

Gör RESET på MD68k

5. TEKNISK SPECIFIKATION MD68k

SYSTEM	Enkortsdator MD68k
Processor	MC68000
Periferikretsar Från MC68000-familjen	
Minne	256k byte RAM; Statisk (Max 3M byte på kortet) 256k byte EPROM (Max 1M byte på kortet)
Klockfrekvens	8 MHz

PARALLELLPORTAR K1, K2

Port1 K1	Ant. in/utgångar	16
	Ant. styrsignaler	4
	Snitt Direkt anslutning till PI/T (MC68230)	
	Kontakt 26-polig flatkabel	

Port2 K2	Ant. in/utgångar	16
	Ant. styrsignaler	4
	Snitt Direkt anslutning till PI/T (MC68230)	
	Kontakt 26-polig flatkabel	

SERIEPORTAR K4, K5

Port1 K4 MC68681	Snitt	RS232C
	Kontakt	9-polig D-sub hona.
	Styrsignaler	Inga

Port2 K5 MC68681	Snitt	RS232C
	Kontakt	9-polig D-sub hane.
	Styrsignaler	RTS, DCD, CTS

DISKETTPORT K6

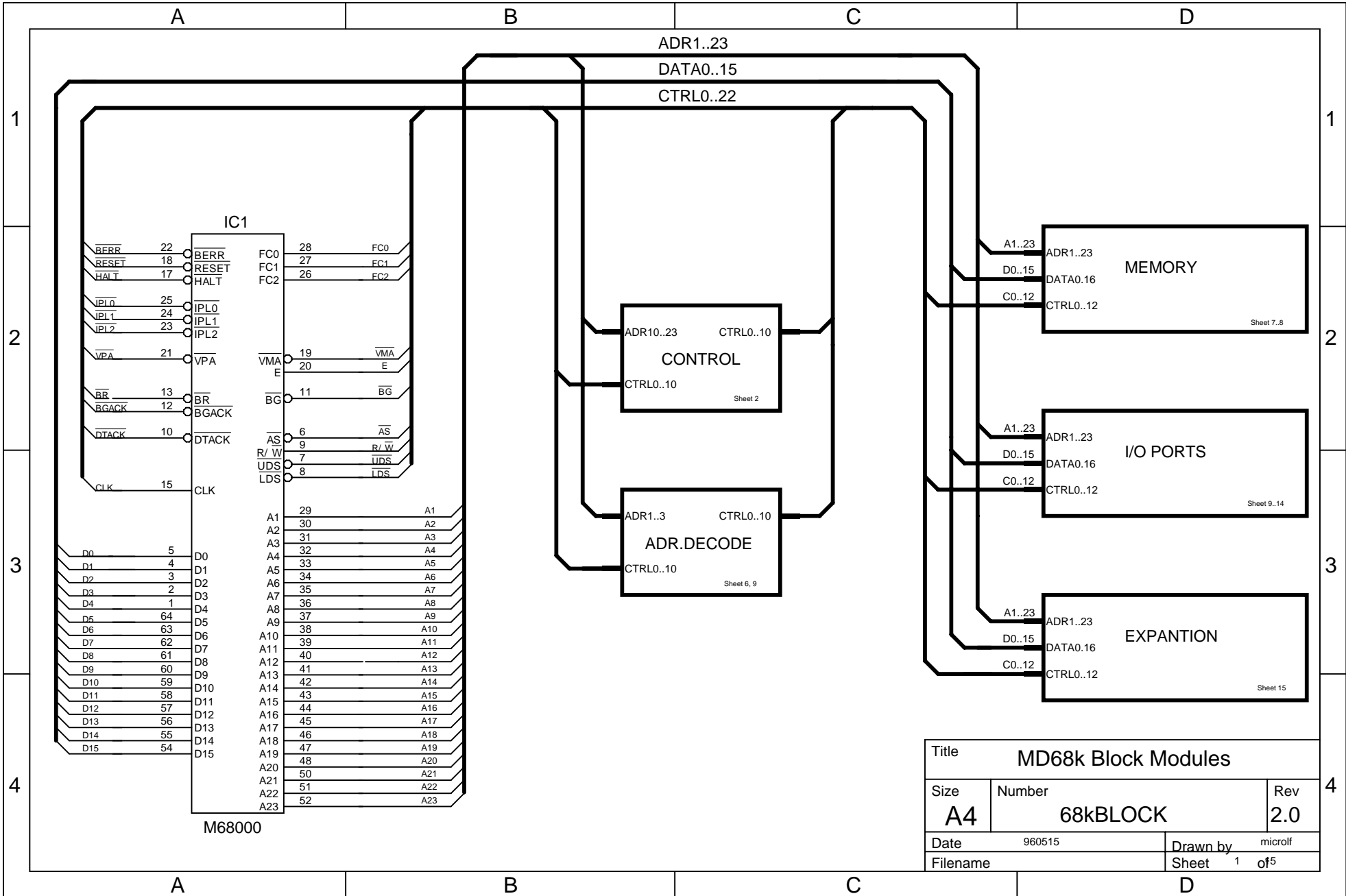
WD2797	Drive	3 eller 5 tums minifloppy
	Snitt	Standard diskettenhet
	Kontakt	34-polig flatkabel

EXPANSIONSPORTK7

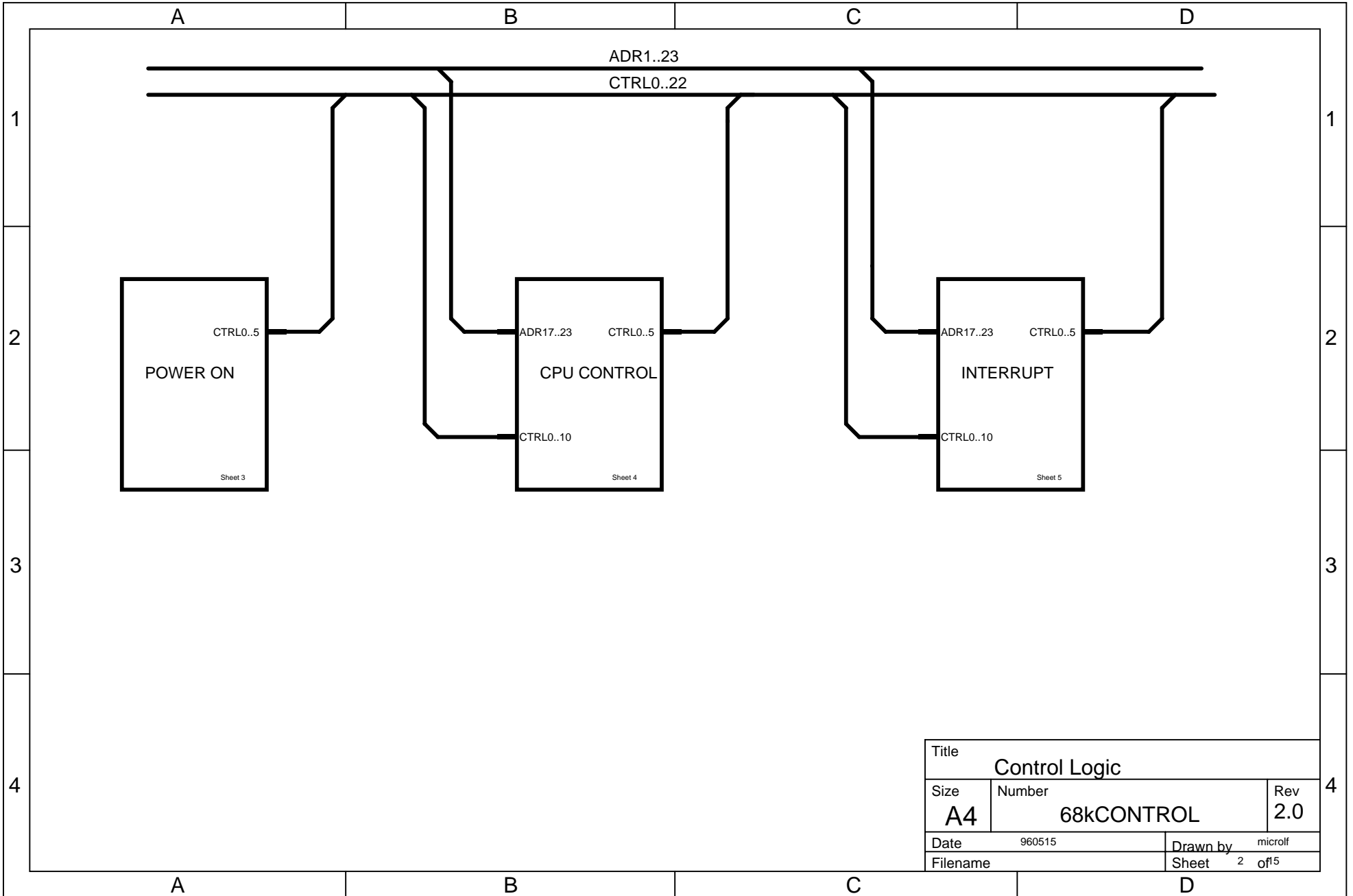
Snitt	TTL/CMOS
Kontakt	96-polig Europadon

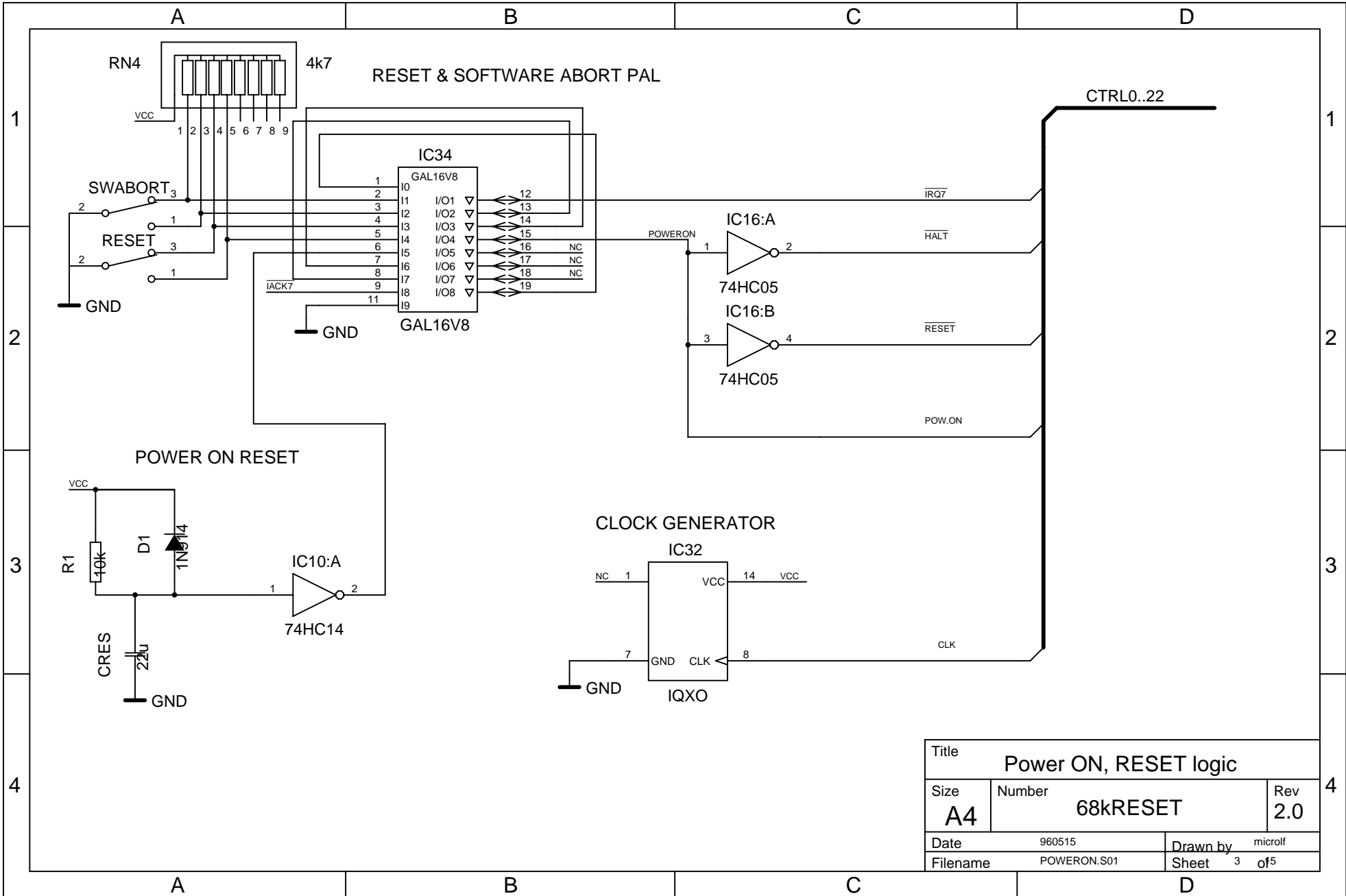
POWER

+5V	0.7A
Kontakt	Molex 3-polig

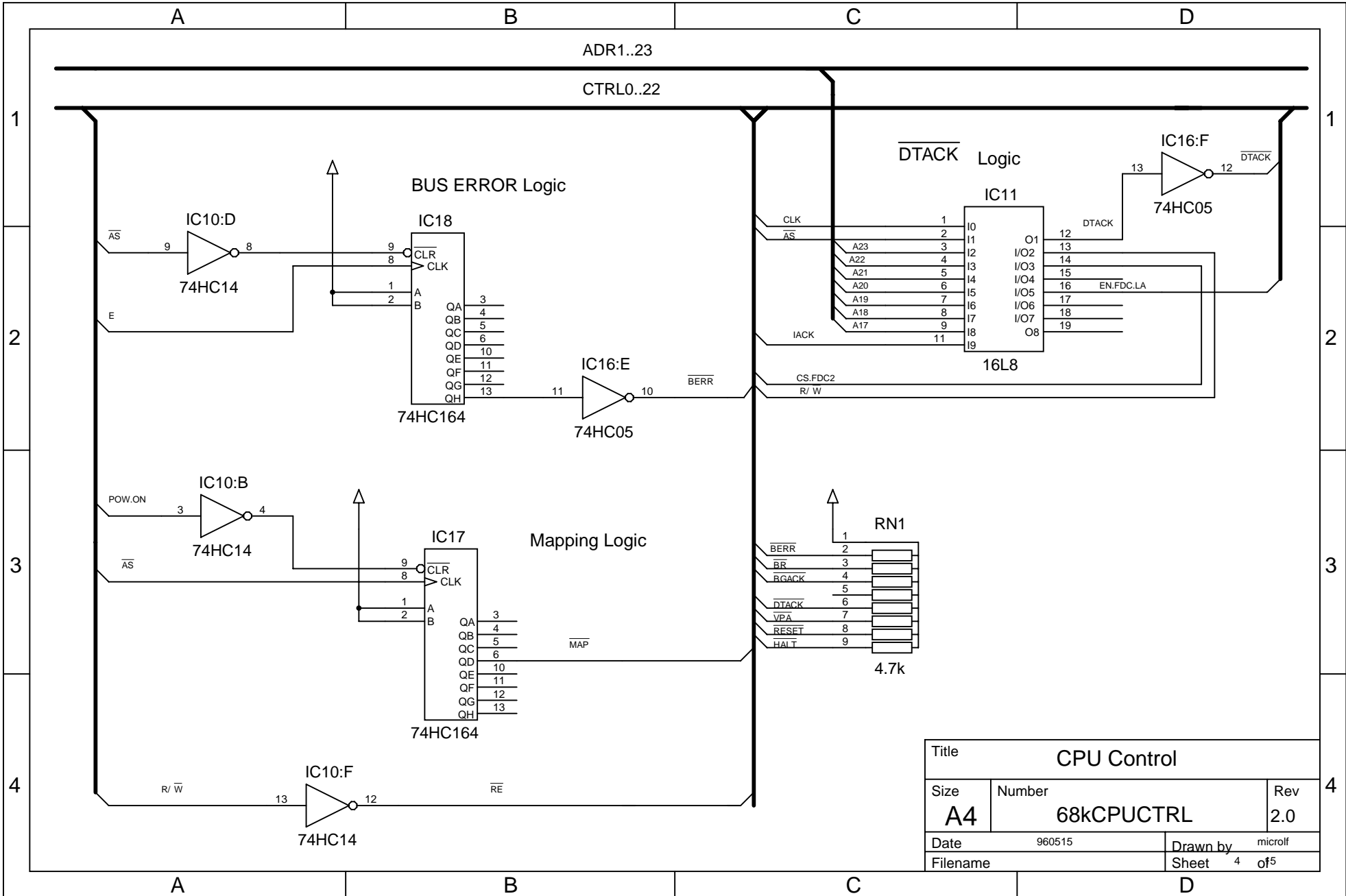


Title			MD68k Block Modules		
Size	Number		Rev		
A4	68kBLOCK		2.0		
Date	960515		Drawn by		microf
Filename			Sheet		1 of 5

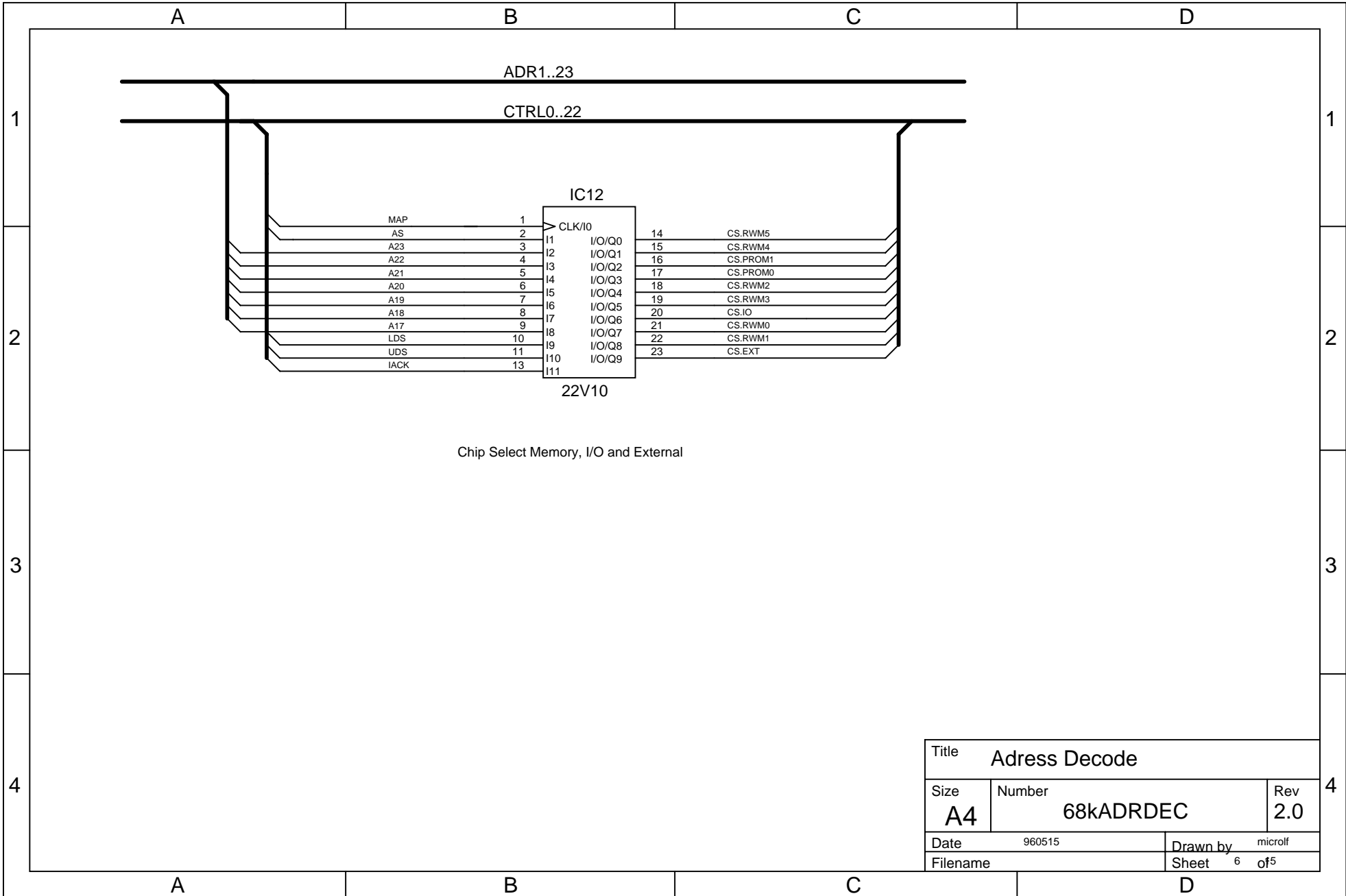




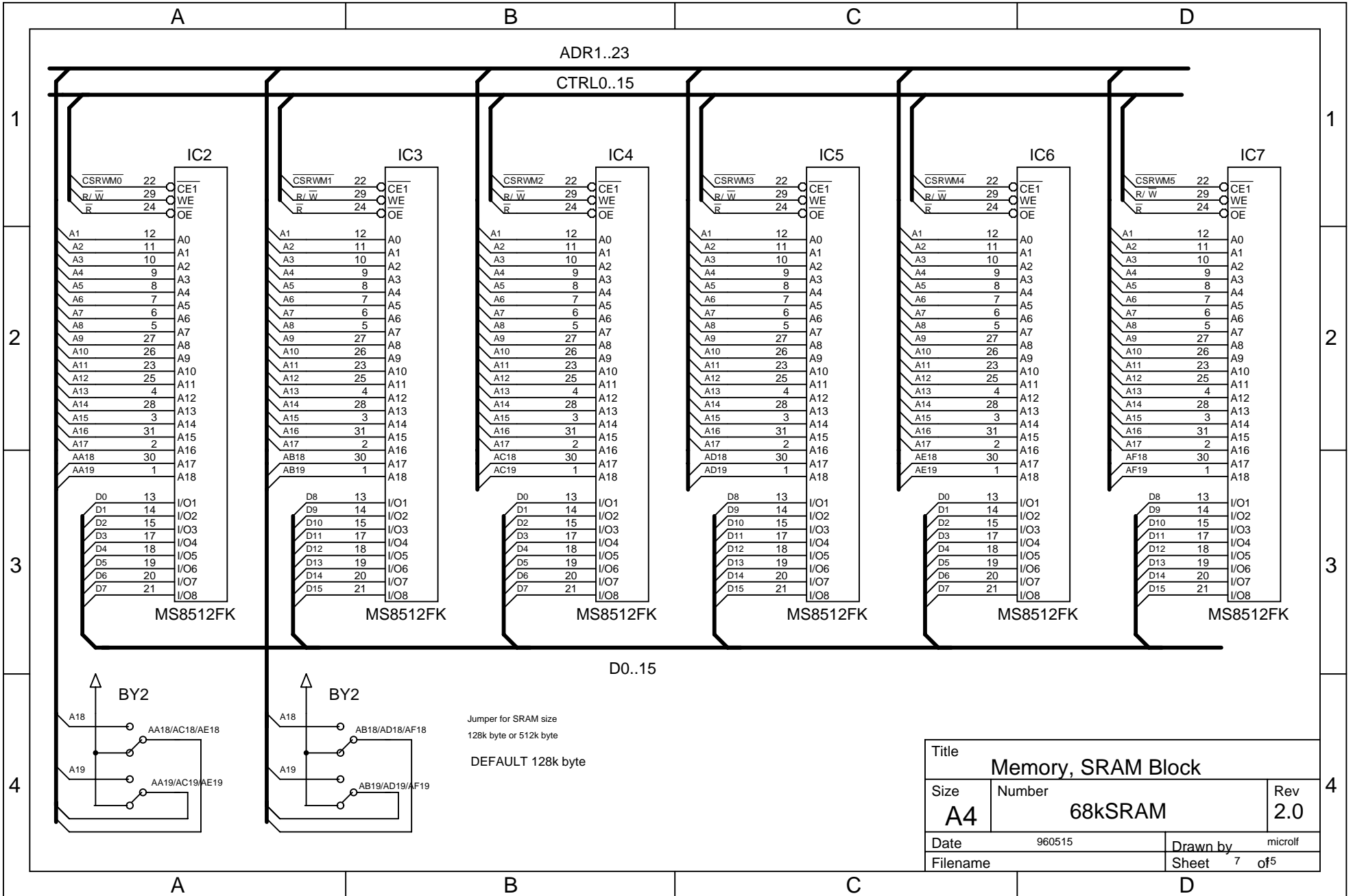
Title			Power ON, RESET logic		
Size	Number	Rev			
A4	68kRESET	2.0			
Date	960515	Drawn by		microf	
Filename	POWERON.S01	Sheet		3 of 5	



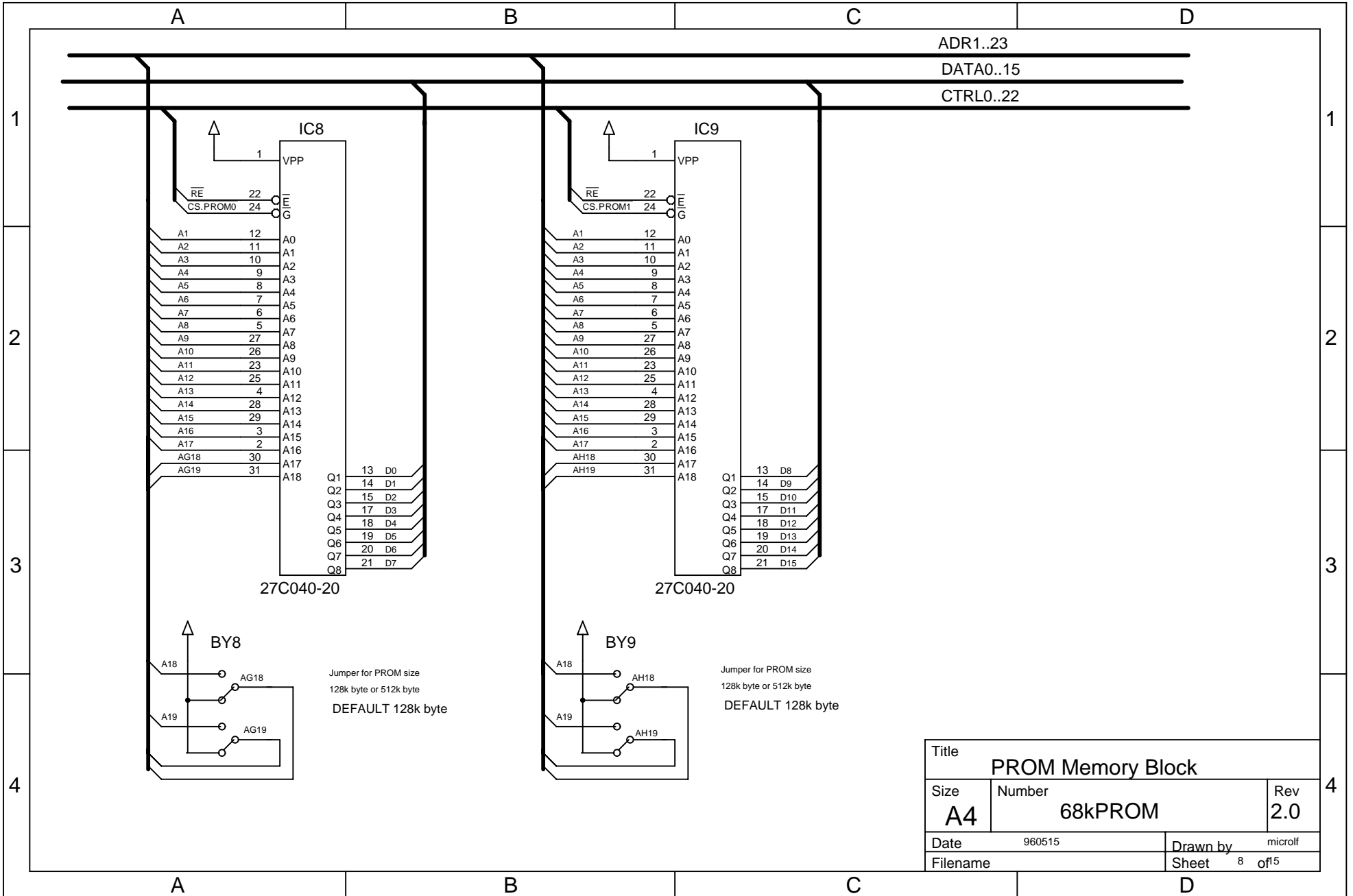
Title			CPU Control		
Size	Number			Rev	
A4	68kCPUCTRL			2.0	
Date	960515	Drawn by		microf	
Filename		Sheet		4	of 5



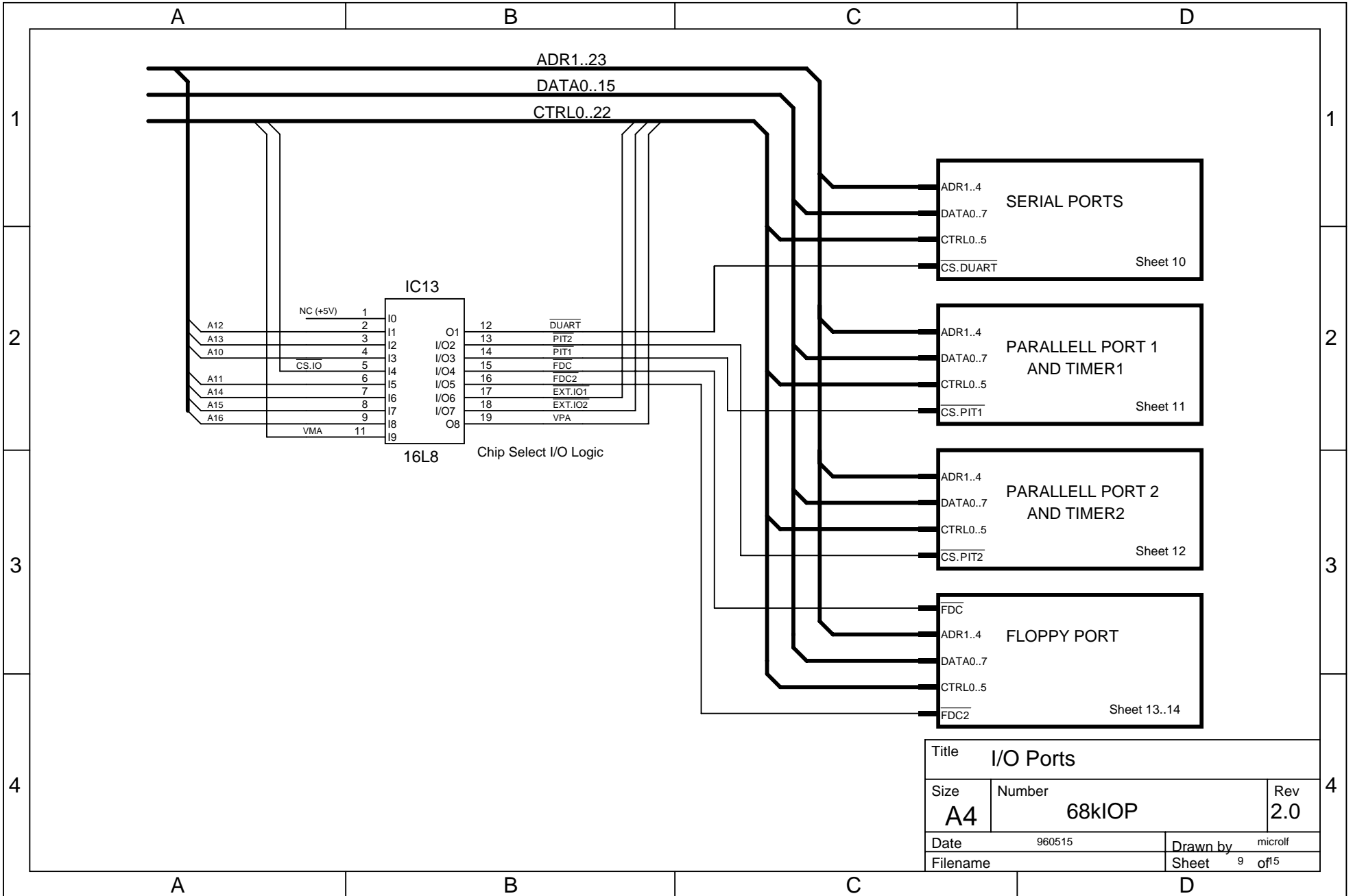
Title			Address Decode		
Size	Number		Rev		
A4	68kADRDEC		2.0		
Date	960515	Drawn by	microf		
Filename		Sheet	6	of 5	



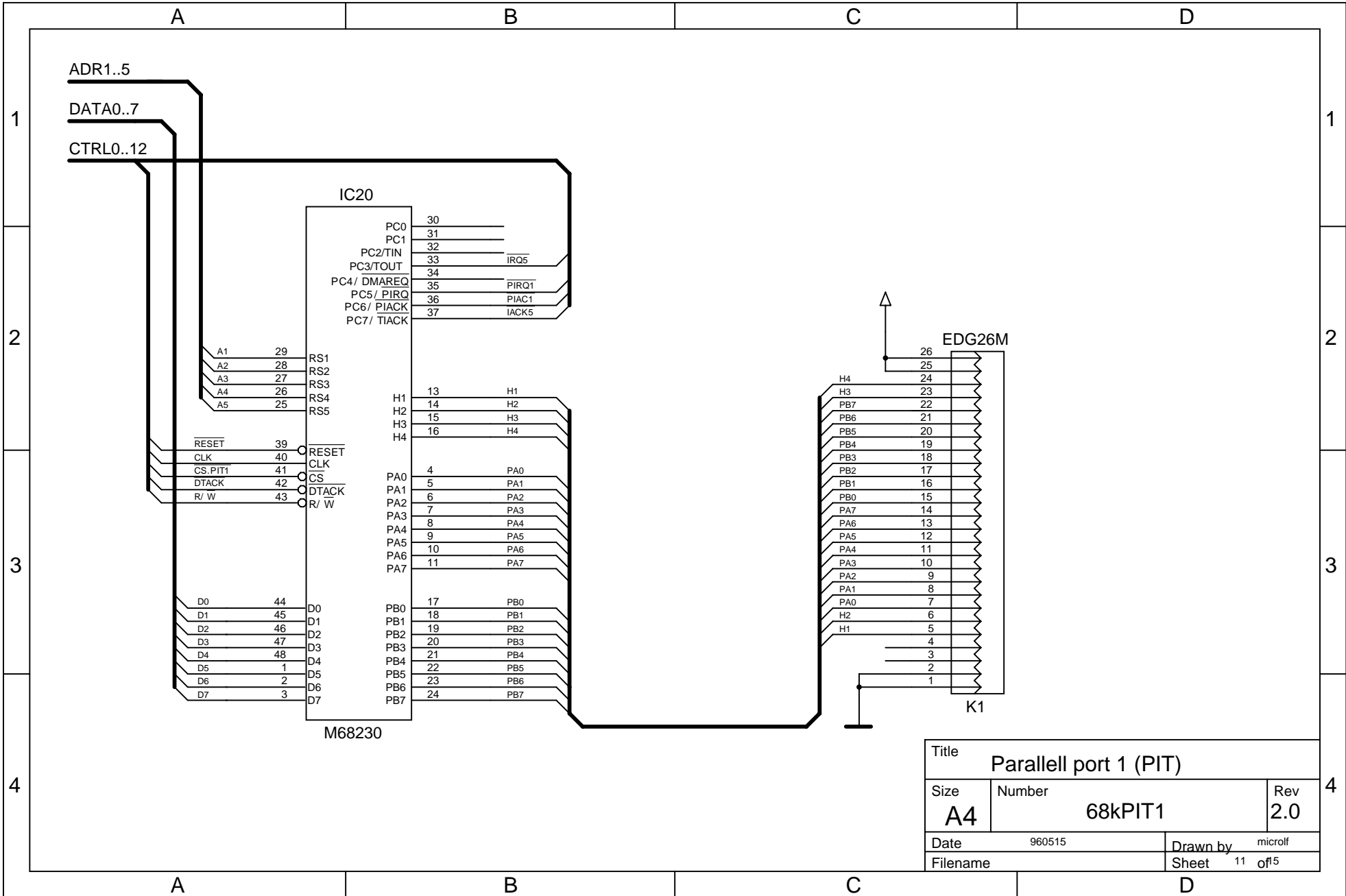
Title		
Memory, SRAM Block		
Size	Number	Rev
A4	68kSRAM	2.0
Date	960515	Drawn by
Filename		Sheet 7 of 5



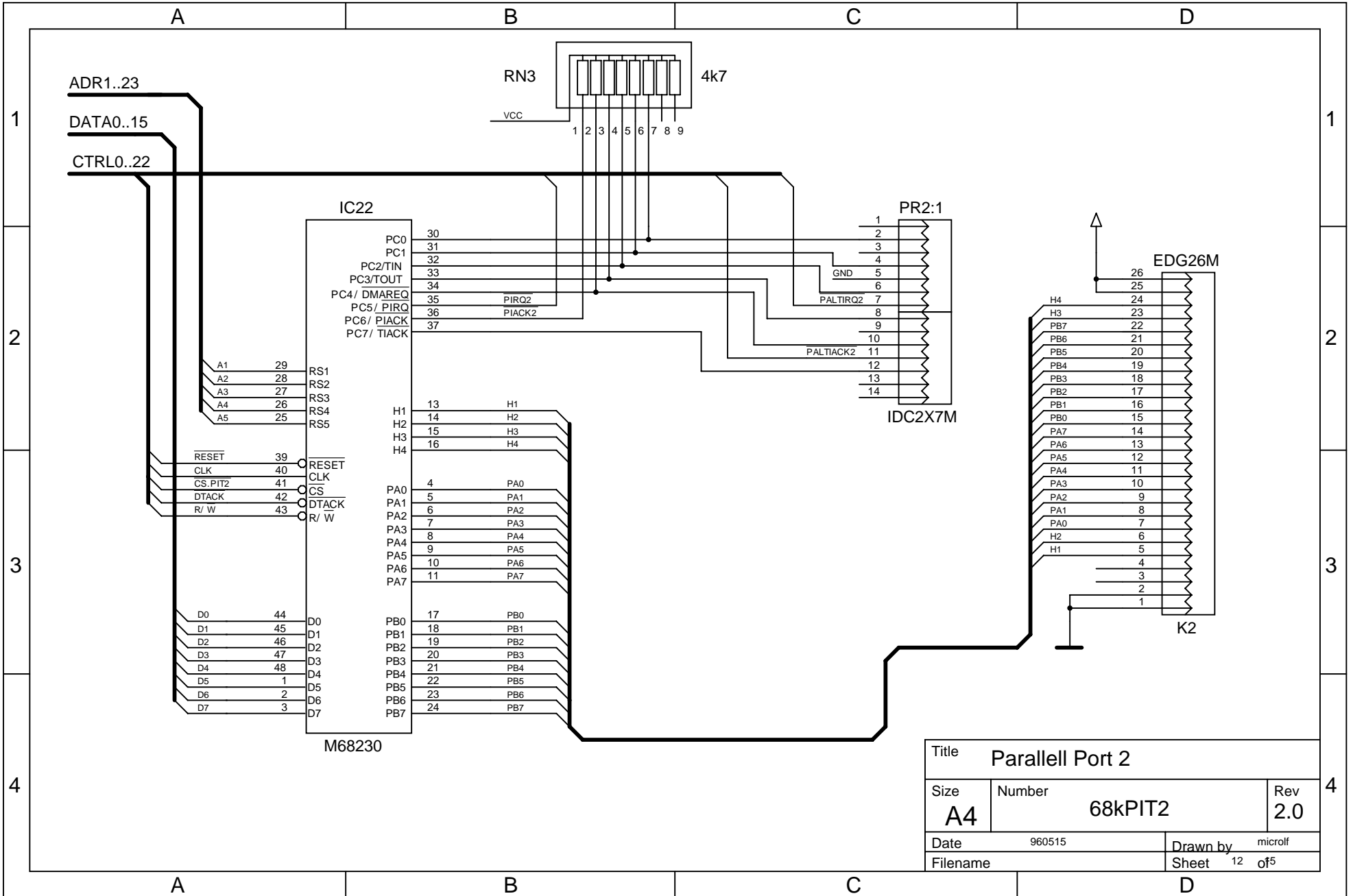
Title		
PROM Memory Block		
Size	Number	Rev
A4	68kPROM	2.0
Date	960515	Drawn by microf
Filename	Sheet 8	of 5



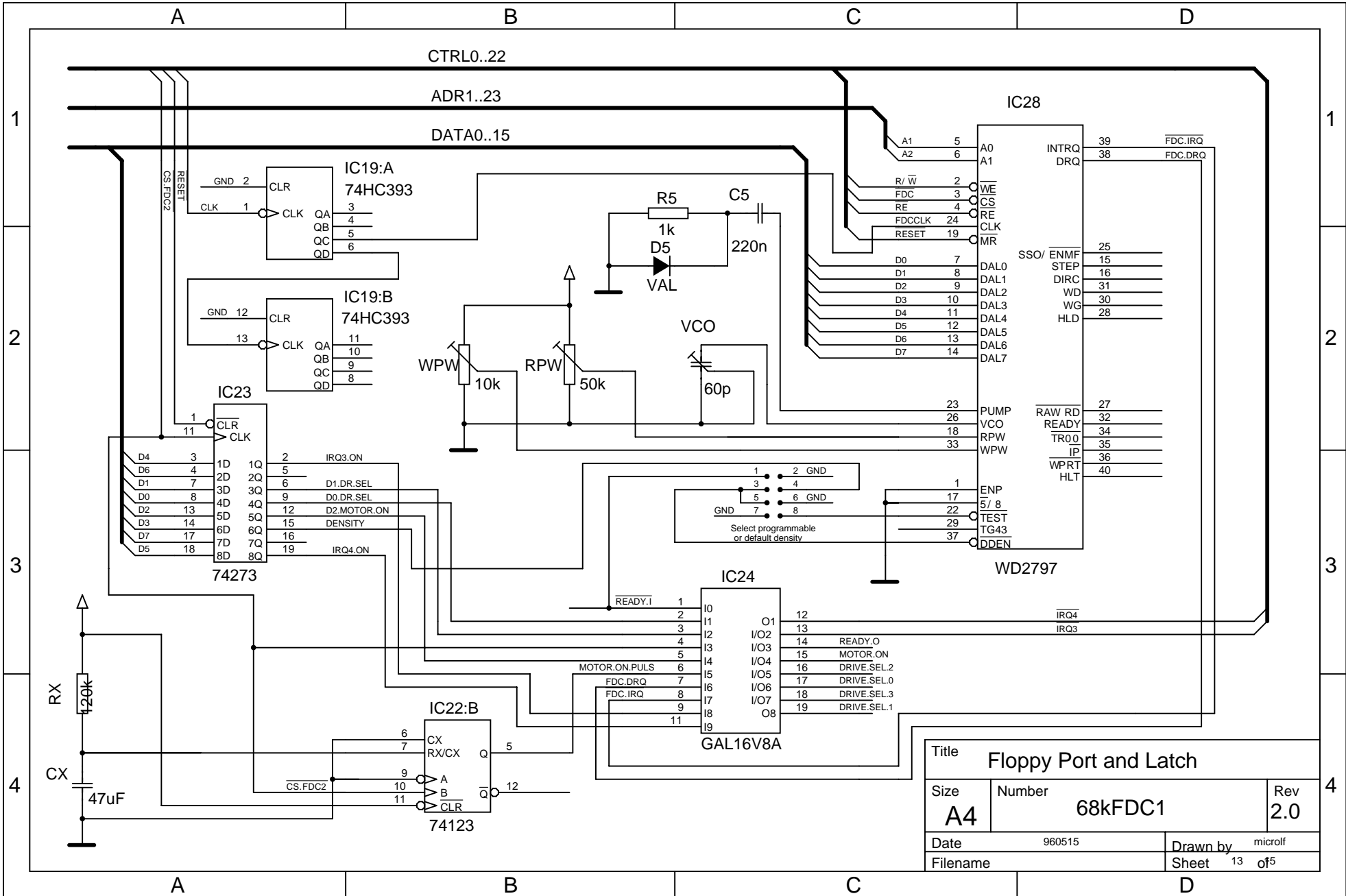
Title			I/O Ports
Size	Number	Rev	
A4	68kIOP	2.0	
Date	960515	Drawn by	microf
Filename		Sheet	9 of 5



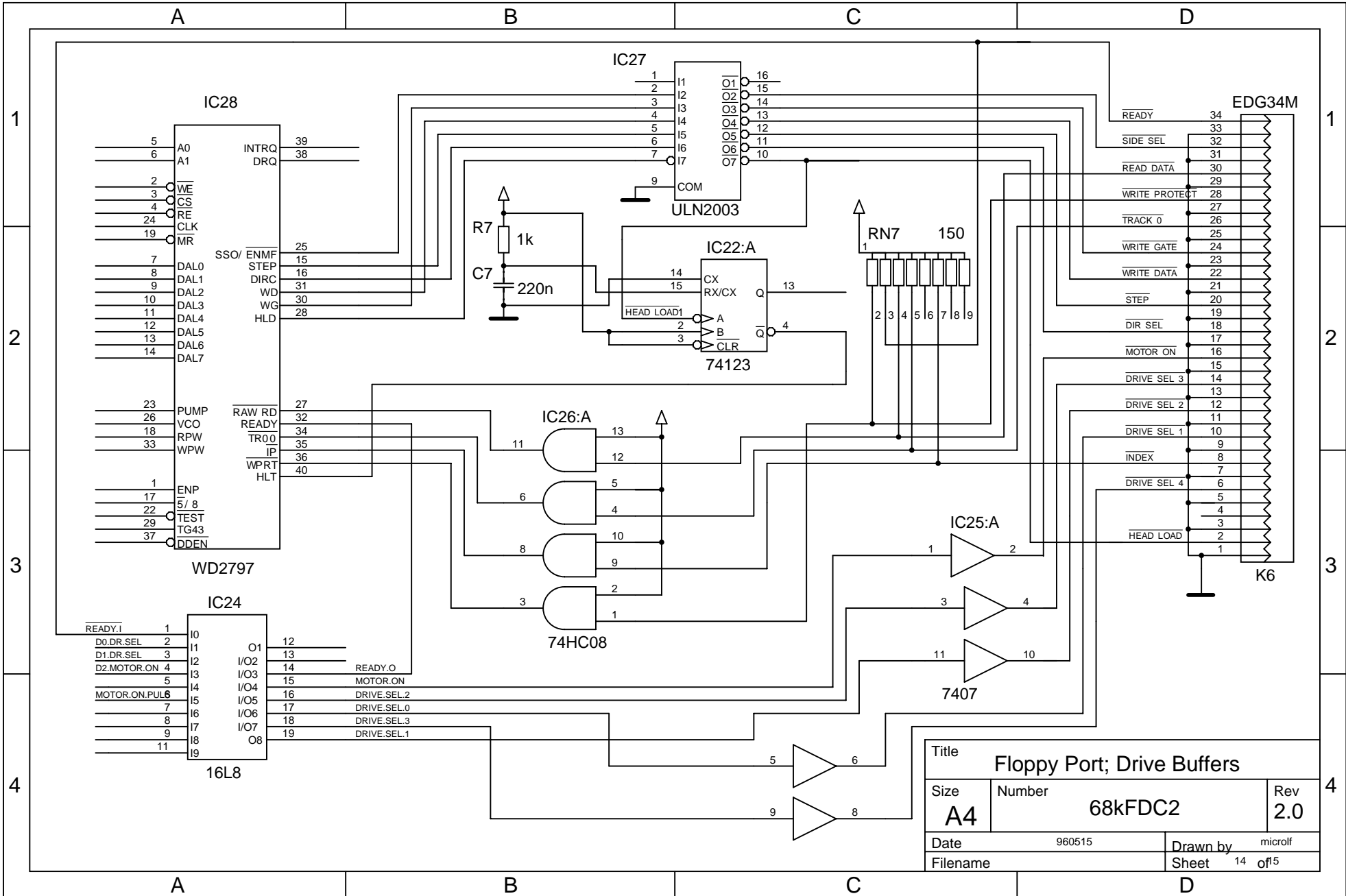
Title			Parallell port 1 (PIT)		
Size	Number			Rev	
A4	68kPIT1			2.0	
Date	960515	Drawn by		microf	
Filename		Sheet		11	of 5



Title			Parallell Port 2		
Size	Number	Rev			
A4	68kPIT2	2.0			
Date	960515	Drawn by		microf	
Filename		Sheet		12 of 5	



Title			Floppy Port and Latch		
Size	Number			Rev	
A4	68kFDC1			2.0	
Date	960515	Drawn by		microf	
Filename		Sheet		13	of 5



Title			Floppy Port; Drive Buffers		
Size	Number	Rev		4	
A4	68kFDC2	2.0			
Date	960515	Drawn by		microf	
Filename		Sheet		14 of 5	

