

Digital IO - ML5

ML5 är ett flexibelt digitalt I/O-kort med direkt anslutning till expansionsbussen hos någon av laborationsdatorerna MC68, MC11 eller MC12. ML5 är bestyckat med 4 st 8-bitars parallella portar. Dessa kan oberoende av varandra fungera som IN-port eller UT-port. Kortet levereras i två olika varianter:

ML50: Varje port är uppbyggd av (UT)-port eller (IN)-port. Utportarna är inte läsbara.

ML52: Eftersom varje port är uppbyggd av (UT-) register och (IN-) port kan utportar konfigureras så att dessa är såväl skriv- som läsbara.

Denna beskrivning behandlar ML52.

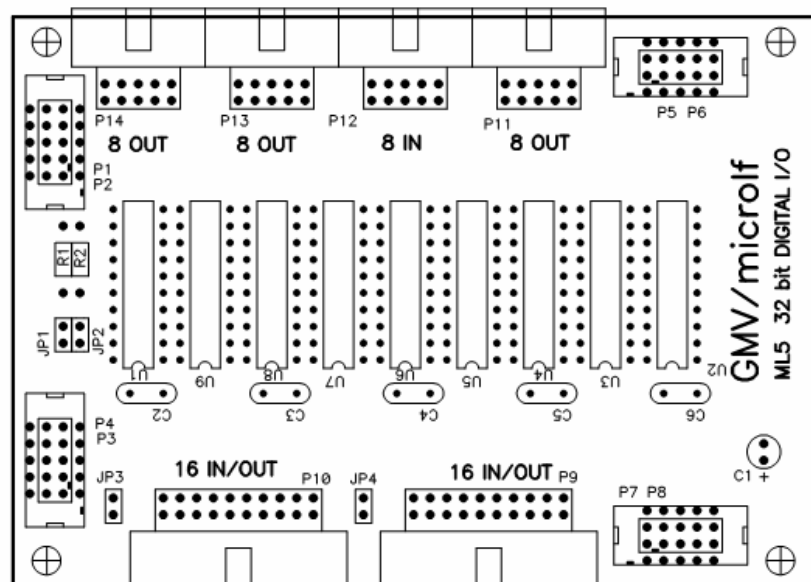
Översikt

ML5 är bestyckat med 4 st 8-bitars parallella portar. Dessa kan oberoende av varandra fungera som IN-port eller UT-port.

Varje port är uppbyggd av (UT-) register och (IN-) port vilket medför att dessa kan konfigureras såväl skriv- som läsbara.

I/O-kontakteringen (P11, P12, P13 och P14) är speciellt anpassad för laborationskortet ML23. I/O-kontakteringen (P9 och P10) har ingen speciell anpassning. Observera dock att dessa är parallellkopplade. I en enskild laborationsuppkoppling bör därför *antingen* de fyra 8-bitars portarna *eller* de båda 16-bitars portarna anslutas till extern utrustning. Se figur 1.

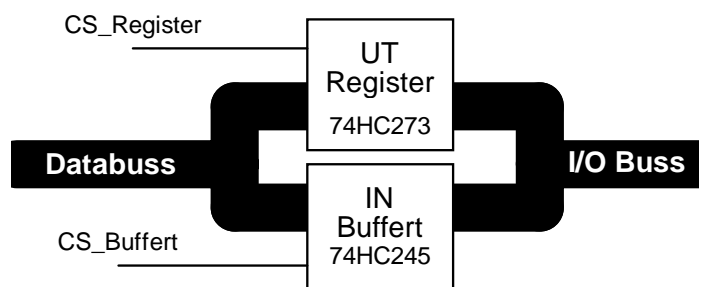
ML5 placeras ovanpå laborationsdatorn (MC11, MC12 eller MC68) och ansluts då direkt till expansionsbussen (P1,P4,P5,P7).



Figur 1: ML5

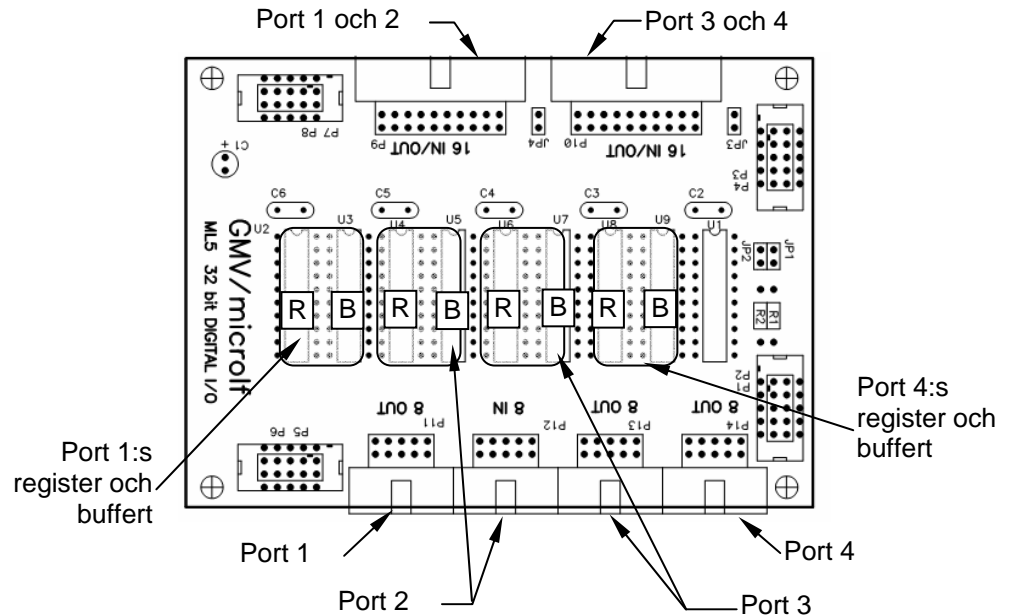
I/O Portar

Alla 8-bitars portar är uppbyggda enligt figur 2. Varje par av register och buffert aktiveras på samma adress. Detta medför att man kan läsa en utport. Dessutom innebär det att för en inport måste registret fysiskt avlägsnas från kortet.



Figur 2 Schematisk bild över en I/O-port.

Figur 3 visar portarnas placering. Register och buffertar är utmärkta med R respektive B i figuren.



Figur 3: ML5-Kortets I/O portar.

Varje port kan konfigureras som en inport, en icke-läsbar utport eller som en läsbar utport:

- *Att konfigurera en IN-PORT:* Placera buffert (74HC245) och avlägsna registret (74HC273) för aktuell port.
- *Att konfigurera en UT-PORT bestående av enbart register:* Placera register (74HC273) och avlägsna bufferten (74HC245) för aktuell port. Denna utporten *kan inte* läsas.
- *Att konfigurera en UT-PORT bestående av register och buffert:* Placera register (74HC273) och buffert (74HC245) för aktuell port. Denna utporten *kan* läsas.

Portadresser

Kortets adress beror på vilken laborationsdator som används men de fyra 8-bitars I/O portarna har alltid följande offset till kortets basadress:

Port	Offset	Anslutning	Anslutning	Default
1	0	P11	P9	UT
2	1	P12	P9	IN
3	2	P13	P10	UT
4	3	P14	P10	UT

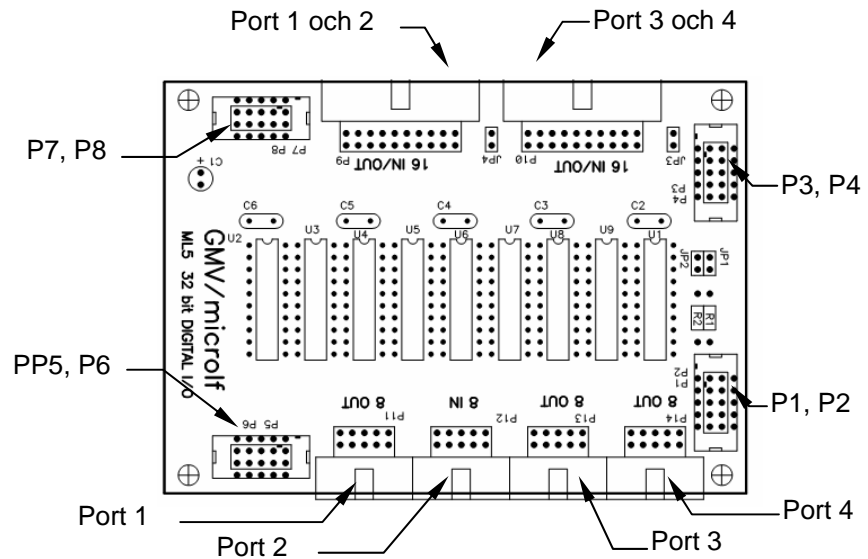
Tabell 1: Portadresser

Anslutningar

Kortet är bestyckat med följande anslutningar. Se tabell 2 och figur 4. Tabell 3 och tabell 4 nedan beskriver *ML5*'s I/O-anslutningar.

Anslutning	Funktion
P1, P2	Laborationsdators expansionsbuss, Styrsignaler
P3, P4, P7, P8	Laborationsdators expansionsbuss, Adressbuss
P5, P6	Laborationsdators expansionsbuss, Databuss
P9, P10, P11, P12, P13, P14	I/O-portar: P1, P2, P3, P4

Tabell 2: Kortets anslutningar



Figur 4: Kortets anslutningar.

Pin	P11	P12	P13	P14
1	GND	GND	GND	GND
2	DIO0	DIO8	DIO16	DIO24
3	DIO1	DIO9	DIO17	DIO25
4	DIO2	DIO10	DIO18	DIO26
5	DIO3	DIO11	DIO19	DIO27
6	DIO4	DIO12	DIO20	DIO28
7	DIO5	DIO13	DIO21	DIO29
8	DIO6	DIO14	DIO22	DIO30
9	DIO7	DIO15	DIO23	DIO31
10	VCC	VCC	VCC	VCC

Tabell 3: Anslutningarna P11, P12, P13 och P14

Pin	P9	Pin	P9	Pin	P10	Pin	P10
1	DIO0	11	DIO10	1	DIO16	11	DIO26
2	DIO1	12	DIO11	2	DIO17	12	DIO27
3	DIO2	13	DIO12	3	DIO18	13	DIO28
4	DIO3	14	DIO13	4	DIO19	14	DIO29
5	DIO4	15	DIO14	5	DIO20	15	DIO30
6	DIO5	16	DIO15	6	DIO21	16	DIO31
7	DIO6	17	GND	7	DIO22	17	GND
8	DIO7	18	GND	8	DIO23	18	GND
9	DIO8	19	JP4VCC	9	DIO24	19	JP3VCC
10	DIO9	20	NC	10	DIO25	20	NC

Tabell 4: Anslutningarna P9 och P10

I tabeller 5-8 nedan visas anslutningarna hos ML5's bussar. Se även hårdvarubeskrivning för den laborationsdator du använder.

Den 8-bitars databussen kan anslutas via anslutning P5 (P6, anslutning på kortets undersida).

Funktion	Pin	Pin	Funktion
GND	1	2	D0
D1	3	4	D2
D3	5	6	D4
D5	7	8	D6
D7	9	10	+5V

Tabell 5: Databuss, enkel expansionsbuss, anslutning P5

Den 16-bitars adressbussen kan anslutas via P7 (P8, anslutning på kortets undersida) och 3 (P4, anslutning på kortets undersida).

Funktion	Pin	Pin	Funktion
GND	1	2	A7
A6	3	4	A5
A4	5	6	A3
A2	7	8	A1
A0	9	10	+5V

Tabell 6: Adressbuss, enkel expansionsbuss, anslutning P7

Funktion	Pin	Pin	Funktion
NC	1	2	A15
A14	3	4	A13
A12	5	6	A11
A10	7	8	A9
A8	9	10	NC

Tabell 7: Adressbuss, enkel expansionsbuss, anslutning P3

Den enkla expansionsbussens styrsignaler kan anslutas via kontakt P1 (P2, anslutning på kortets undersida) Utöver styrsignaler finns här även signaler som beror av den använda laborationsdatorn.

Funktion	Pin	Pin	Funktion
NC	1	2	CSEXT
R/W	3	4	AS
RESET	5	6	CLKOUT
Se dok. för laborationsdator	7	8	Se dok. för laborationsdator
Se dok. för laborationsdator	9	10	NC

Tabell 8: Anslutning för styrsignaler, enkel expansionsbuss, anslutning P1

Byglar

Tabell 9 beskriver kortets byglar.

Bygel	Funktion
JP1, JP2	Styrsignaler för PAL-krets. För framtida bruk
JP3	+5V:s anslutning för P10. Se not nedan
JP4	+5V:s anslutning för P9. Se not nedan

Tabell 9: Byglar

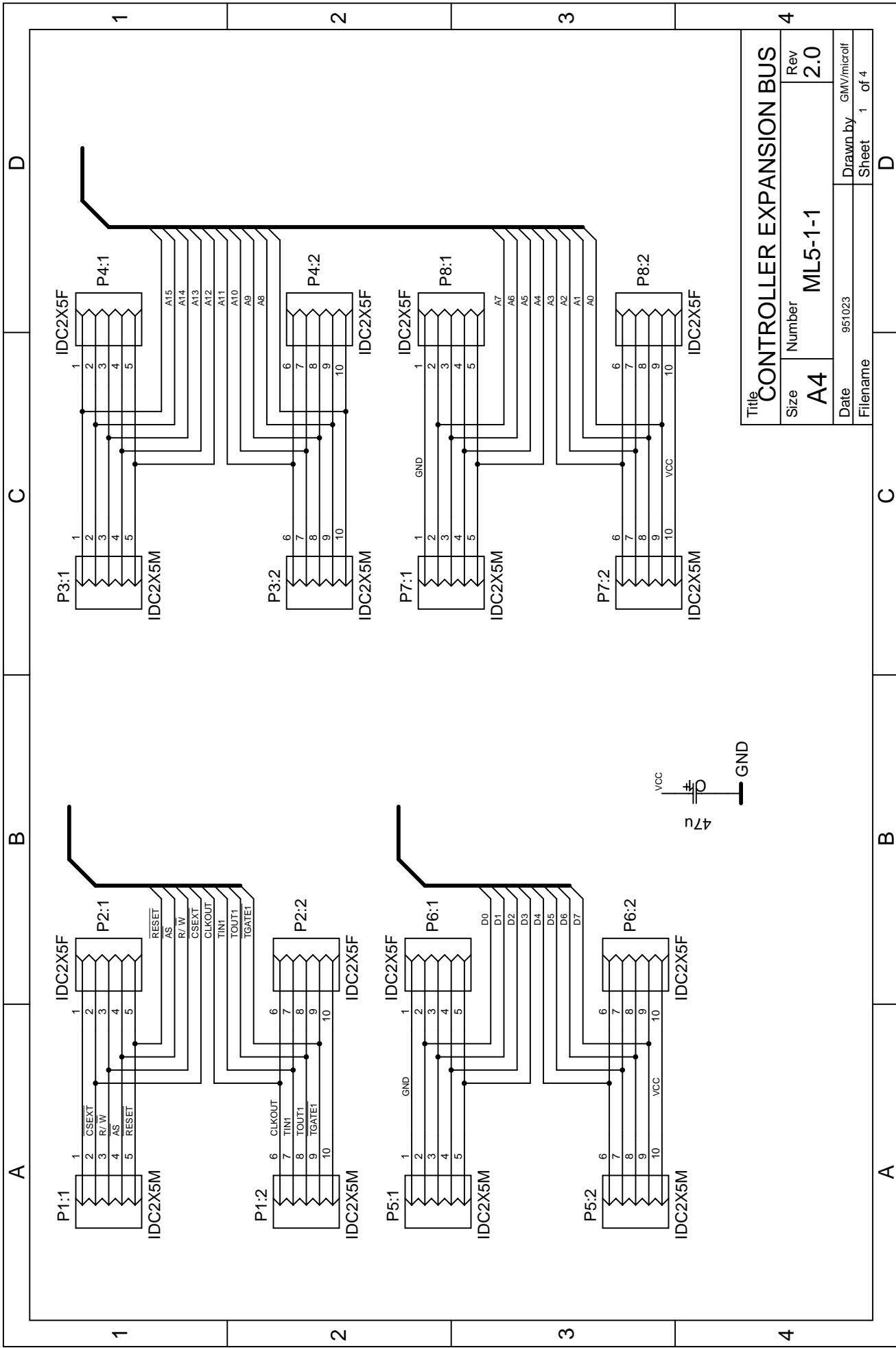
Observera att +5V kan byglas för att bli tillgänglig i anslutning P9 och P10. Om +5V ansluts så får *ML5* belastas med maximalt 100 mA. Placeringen av JP3 och JP4 framgår av figur 1.

Ytterligare information

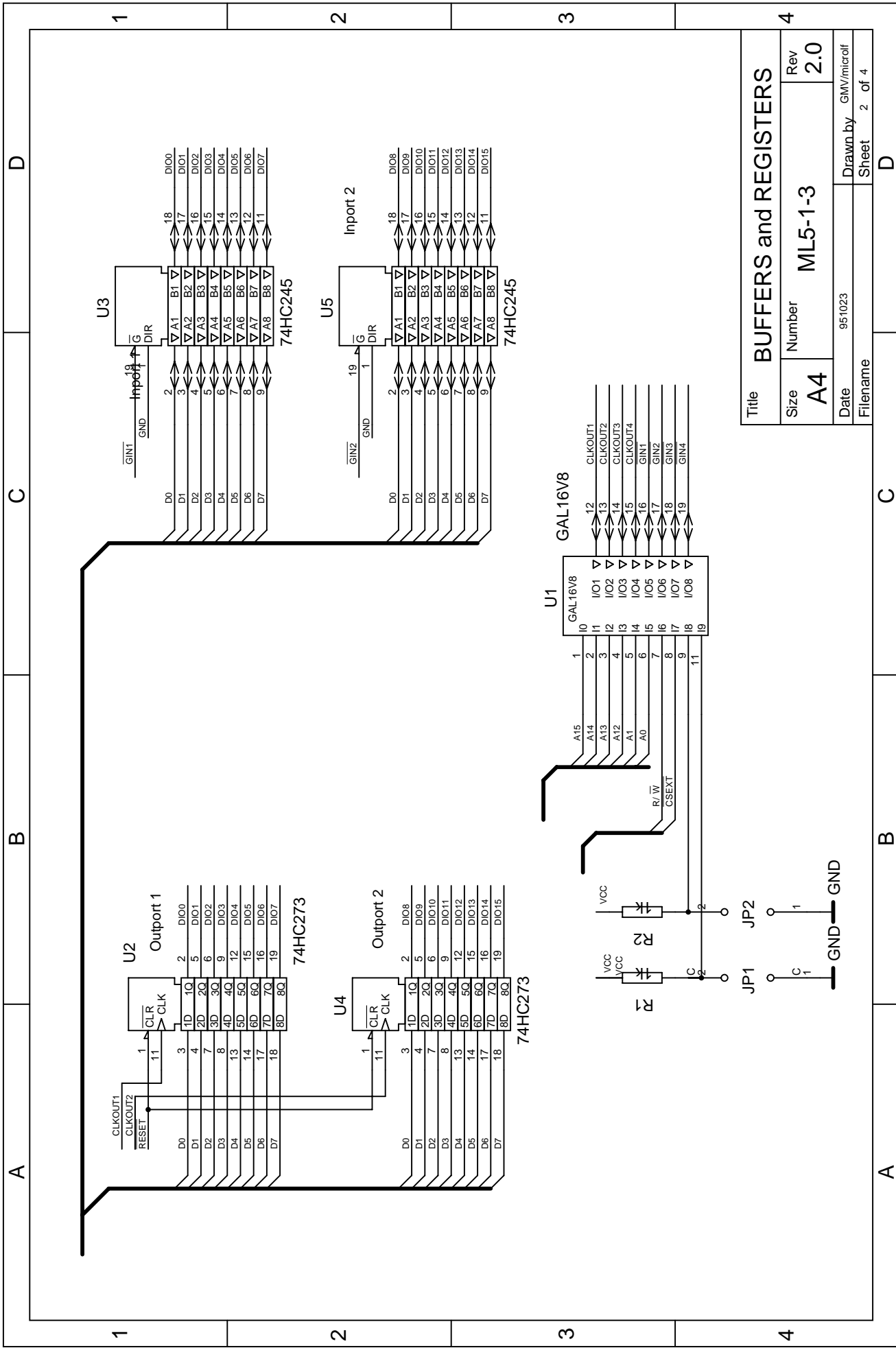
GMV Internet WEB-site:
<http://www.gbgmv.se>

Appendix:

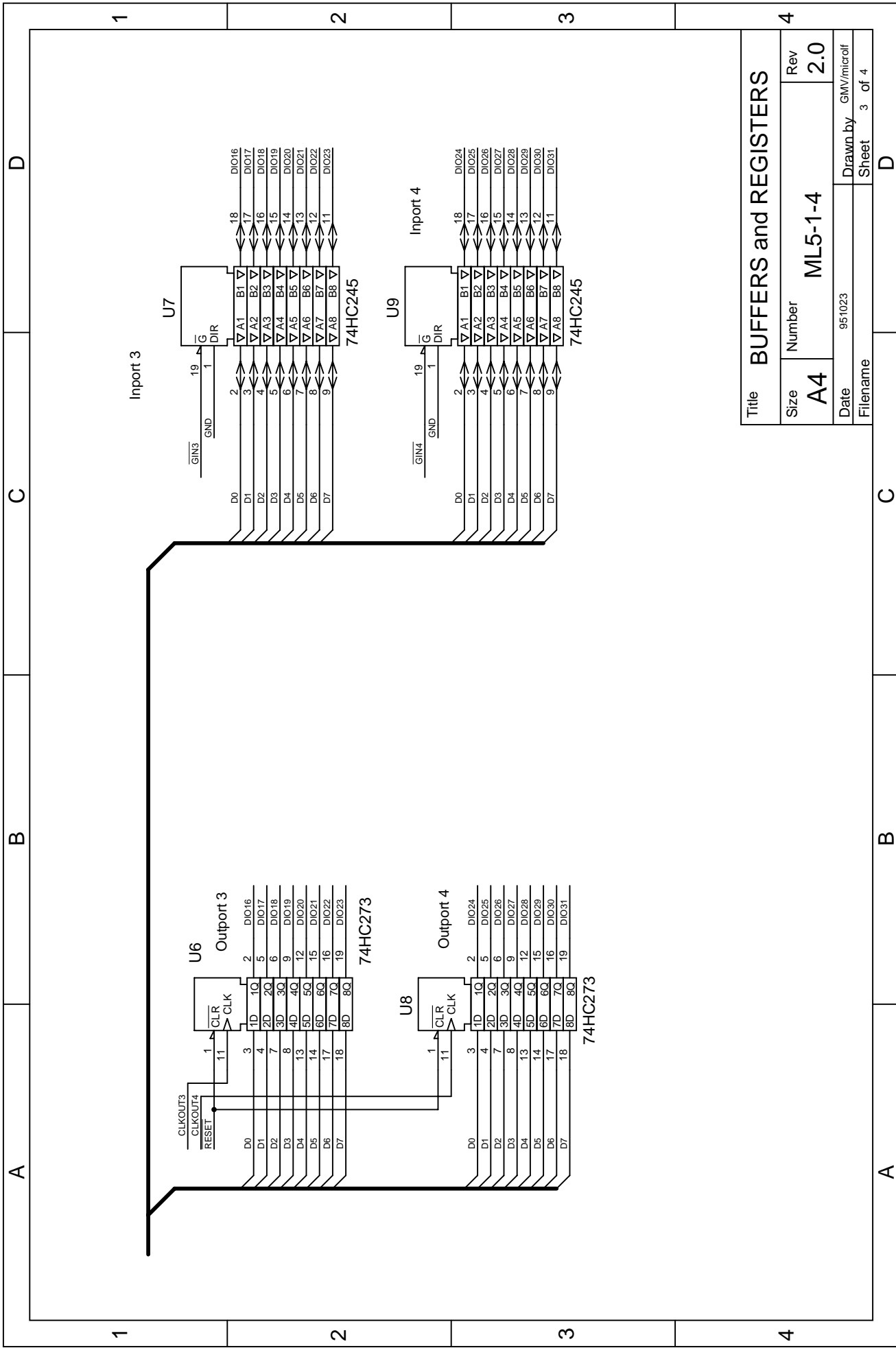
Följande sidor omfattar schemabeskrivning för ML52.



Title		CONTROLLER EXPANSION BUS	
Size	Number	Rev	2.0
A4	ML5-1-1	Date	951023
Filename		Drawn by	GMV/microf
		Sheet	1 of 4

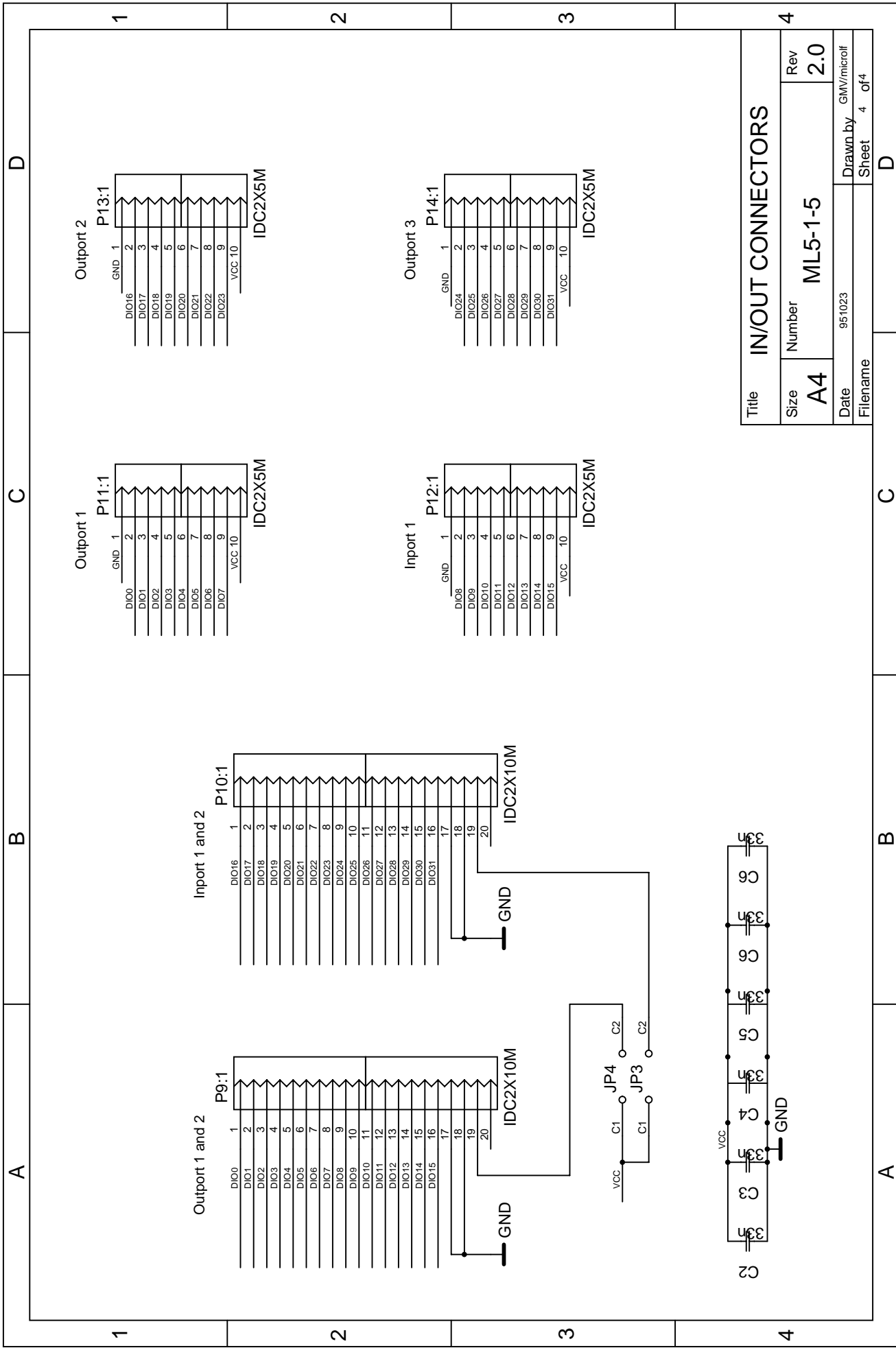


Title		BUFFERS and REGISTERS	
Size	Number	Rev	2.0
A4	ML5-1-3	Date	951023
Date		Drawn by GMV/microf	
Filename		Sheet 2 of 4	



Title **BUFFERS and REGISTERS**

Size	Number	Rev
A4	ML5-1-4	2.0
Date	951023	Drawn by
Filename		GMV/microf
		Sheet
		3 of 4



Title		IN/OUT CONNECTORS	
Size	Number	Rev	2.0
A4	ML5-1-5	Date	951023
Filename	951023	Drawn by	GMV/microff
		Sheet	4 of 4