

LABORATION B1

BUSSMÄTNINGAR

STUDIUM AV INBÖRDES

TIDSBEROENDE

SIGNALER

LABORATION B1

BUSSMÄTNINGAR.

STUDIUM AV INBÖRDES TIDSBEROENDE SIGNALER

Denna laboration behandlar begrepp som läs-, skriv- och bussoberoende cykler. Vidare behandlas "timing" och "tristate". Momenten är grundläggande för den påföljande laborationsserien och bör ägnas stor omsorg.

Observera att laborationen kräver förberedelser (hemuppgifter) gjorda innan laborationstillfället

Följande häften ska Du vid sidan av detta ha tillgängliga vid laborationsplatsen:

Hårdvarubeskrivning för **MD09, ML1, ML2, ML3**
Referensmanual för **db09** MONITOR DEBUGGER
MOTOROLA MC6809 datablad

Du bör också ha bekantat Dig med dessa häften på ett sådant sätt att Du snabbt kan hitta upplysningar i dem.

INLEDNING

Denna laboration behandlar **MD09**:s data- och adressbussar som skall undersökas när processorn exekverar enkla testprogram. Först kommer olika instruktioners buscykler att undersökas, deras nivåer, antal cykler mm. Sedan kommer bussarnas "tristate-nivåer" att undersökas. Slutligen kommer en buscykel att studeras mer ingående, där tidmätningar kommer att utföras mm.

BUSSCYKLER

Processorn är i normal drift i tillstånd

1) **FETCH** (hämtar in en ny instruktion)

eller

2) **EXECUTE** (exekverar en inhämtad instruktion)

Båda dessa tillstånd tar en till flera processorcykler (E-cykler). Dessa cykler skall nu undersökas mha nedanstående testprogram.

Adr	Data	Beskrivning
c000	b7 loop sta \$e006	
c001	e0	
c002	06	
c003	20 bra loop	
c004	fb	
c005		

Hemuppgift 1

Studera databladet och besvara följande frågor

Hur många cykler används för "sta"-instruktionen? _____

Hur många cykler används för "bra"-instruktionen? _____

"sta"-instruktionen består av 3 bytes och "bra"-instruktionen 2. Hur många cykler tar då respektive instruktions FETCH-fas?

Hur lång tid motsvarar det? _____

Hur många cykler tar respektive instruktions EXECUTE-fas? _____

Vad kan man förvänta sig se på bussarna under EXECUTE-faserna av "sta"-instruktionen och "bra"-instruktionen

på adressbussen? _____

på databussen? _____

övriga processorsignaler? _____

Hemuppgift 2

Studera databladen (Cycle-by-cycle flowchart) och skriv i tabellform adress- och databussarnas värden för varje E-cykel när testprogrammet exekveras. Använd tabell 1.

Cykel	Adress buss(hex)	Data buss(hex)	Beskrivning
1	c000	b7	OP-Fetch
2	c001		

Tabell 1

Tabell 2 nedan visar E-klockan, R/W-signalen och D7-D0 under ett antal klockcykler. E-klockan och R/W-signalen är inritad för ett antal cykler. Tabellen skall visa databussens och R/W-signalens värde under exekveringen av ovanstående testprogram.

	CYKEL								
Signal	1	2	3	4	5	6	7	8	9
E									
R/W									
D7									
D6									
D5									
D4									
D3									
D2									
D1									
D0									
Hex									

Tabell 2.

Hemuppgift 3

Rita in resterande förlopp av R/W-signalens värde i tabell 2 så att två skrivpulser uppträder (drygt ett helt förlopp av testprogrammet visas). Utgå från hemuppgift 2 och skriv in på nedre raden in de hex-siffror som överförs på databussen under respektive cykel. Ta de värden du är säker på. Utgå från att register A har värdet \$2a när programmet exekveras. Rita sedan in hur varje bit av databussen kommer att se ut.

Laborationsuppgift 1

Mät databussen med oscilloskop och jämför med dina antaganden i tabell 2. Använd monitorn för att ge register A värdet 2a innan programmet startas.

Lämpligt mätställe är anslutning K7 på **MD09**. Studera **MD09**s hårdvarubeskrivning för pinplacering och läs avsnittet "Externbuss". "Trigga" oscilloskopet på R/W-signalen.

Stämmer dina antaganden? _____

Vad överförs på databussen i cykel 4 och 8? _____

Hemuppgift 4

Tabell 3 visar E-klockan, R/ \overline{W} och A15-A0. Rita in resterande förlopp av R/ \overline{W} -signalens värde så att två skrivpulser uppträder. Utgående från hemuppgift 2 skriv in på nedersta raden in de hex-siffror som adressbussen har under respektive cykel. Ta de värden du är säker på. Rita sedan in hur varje bit av adressbussen kommer att se ut.

Laborationsuppgift 2

Mät adressbussens nivåer med oscilloskop och kontrollera dina antaganden. Lämpligt mätställe är anslutning K7 på **MD09**. Studera **MD09**s hårdvarubeskrivning för pinplacering.

	CYKEL								
Signal	1	2	3	4	5	6	7	8	9
E									
R/ \overline{W}									
A15									
A14									
A13									
A12									
A11									
A10									
A9									
A8									
A7									
A6									
A5									
A4									
A3									
A2									
A1									
A0									
HEX									

Tabell 3

Stämmer dina antaganden? _____

Hur förklaras adressbussens värde under cykel 4 och 7? _____

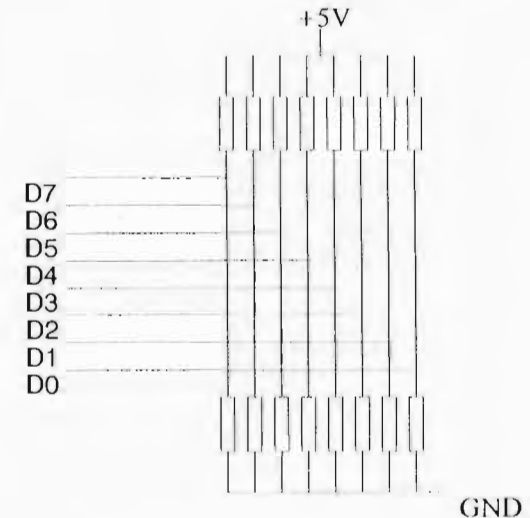
"TRISTATE"-NIVÅER

Nu skall databussens "tri state"-nivåer studeras. Databussen används för att överföra data mellan processor och - RAM, ROM, perifrikretsar osv. Bara EN av dessa enheter får lägga ut data på databussen under en klockcykel, annars kommer det att uppstå "busskrock". Bussbufferterna internt i processor, RAM, ROM och perifrikretsarna får därför ej "driva" eller belasta bussen då enheten inte skall lägga ut data på databussen. Man säger då att bussbufferterna ligger i tristate.

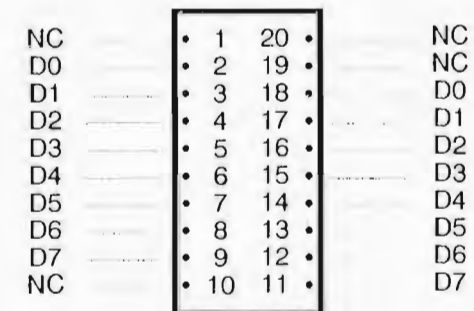
För att kunna mäta "tristate"-nivån på tex databussen är det lämpligt att belasta bussen något, annars kommer "tristate"-nivån att se ut som en hög nivå. Jfr tidigare mätningar. En bussbelastare vars schema respektive layout visas i figur 1 och 2 kommer att användas.

Laborationsuppgift 3

Koppla bort spänningen på **MD09**, byt ut databussbufferten (IC14) för expansionsporten och sätt bussbelastaren i IC14. Studera hårdvarumanualen för att lokalisera IC14. Expansionsporten är beskriven på sid 13 och 25. Se även schema i appendix A. Spänningssätt **MD09** och kontrollera att den fungerar korrekt.



Figur 1 Bussbelastare.



Figur 2 Layout av bussbelastare.

Lägg in följande testprogram på adress \$e000

Adr	Data	Beskrivning
c000	b6	loop lda \$e006
c001	e0	
c002	06	
c003	20	bra loop
c004	fb	

Observera att "sta"-instruktionen är utbytt mot en "lda"-instruktion i det tidigare använd exemplet. Detta innebär att man inte kan "trigga" oscilloskopet på R/W-signalen utan man får använda $\overline{IO0}$ som finns tillgänglig på K7. Denna signal är aktiv låg då adressbussen har värdet \$e006. Se hårdvarumaterialen för **MD09**.

**OBS! MÄTNINGARNA GÖRS NU DIREKT
PÅ PROCESSORNS DATABUSS !**

VAR FÖRSIKTIG !!

Starta programmet och mät med oscilloskopet, använd $\overline{IO0}$ som "trigg"-signal. Relatera alla mätningar till E-klockan. Studera varje enskild bit av databussen och jfr med tabell 2 du tidigare ifyllt. Lämpliga mätpunkter hittas på bussbelastaren. Se figur 2 för layout och pinplacering för bussbelastaren.

Bortsett från att databussen överför en annan operationskod i cykel 5 (\$b6 i stället för \$b7) vad mer skiljer?

Förklara databussens värde under första delen av varje E-cykel.

Förklara databussens värde under cykel 1.

TIDMÄTNINGAR

När man skall koppla tex. en minneskapsel till en processor måste man veta hur snabbt minne man måste ha. Detta är för att processorn förväntar sig att det finns giltig data (OP-koder och dyl.) på databussen vid en läsning av minnet.

Man säger att man har minnen med en viss "acesstid" (snabbhet). "Acesstiden" för ett minne är hur lång tid minnet tar på sig för att leverera giltig (stabil) data på databussen, räknat från det att minnet får en giltig (stabil) adressbuss. Uppgiften nedan går ut på och undersöka dessa tider.

Laborationsuppgift 4.

Nu skall adress- och databussen examineras under en E-cykel för att slutligen se vilken "acesstid" minnet har. För att utföra mätningarna används samma testprogram som tidigare, nämligen:

Adress	Data	Beskrivning		
c000	b6	loop	lda	\$e006
c001	e0			
c002	06			
c003	20	bra	loop	
c004	fb			

Lägg inn \$f0 i register A innan programmet körs igång.

Ocilloskopet skall "triggas" på $\overline{IO0}$ som tidigare. Den cykel som skall undersökas är andra cykeln som visas på ocilloskopet. Se figur 3.

Det är här som OP-koden för "bra"-instruktionen överförs och adressbussen har värdet \$c003. Jämför med tidigare mätningar du gjort.



Figur 3 E-cykel som skall mätas

Har du tillgång till tre probar och ett ocilloskop med "external trigg" kopplas $\overline{IO0}$ till "external trigg" kanal 1 till E-klockan och kanal 2 används för att mäta på bussarna. Ställ in ocilloskopet för external trigg och tidbasen på 1us per ruta.

Har du bara tillgång till två probar kopplas kanal 1 till $\overline{IO0}$ och kanal två till E-klockan. Ställ in ocilloskopet för att trigga på kanal 1 och tidbasen på 1us per ruta.

Sätt nu tidbasen på 10X (gångar 10) och justera horisontal position för att visa endast den andra E-cykeln. Du bör nu ha en horisontell upplösning på 100 ns.

Använd kanal två för de fortsatta mätningarna nedan. Kontrollera med jämna mellanrum att hela E-cykeln visas riktigt.

Tidmätningar på adressbussen.

Hur snabbt levererar processorn giltig (stabil) adressbuss? Mätningarna görs på pinne A0 och A2. Mät tiden från giltig adressbuss till positiv flank av E-klockan.

Tid för A0: _____ ns

Tid för A2: _____ ns

Vilken tid anges i databladen för processorn? _____ ns

Skiljer tiderna sig åt? _____ och i så fall hur mycket? _____ ns

Betyder detta att processorn du mäter på är sämre eller bättre än vad som specificeras i databladen?

Tidmätningar på databussen.

Hur snabbt levererar minnet (RWM) giltig (stabil) databuss? Mätningarna görs på pinne D4 och D5. Mät tiden från giltig databuss till negativ flank av E-klockan.

Tid för D4: _____ ns

Tid för D5: _____ ns

Hur lång är denna tiden angiven (för en läscykel) i databladen för processorn?

_____ ns

Skiljer tiderna sig åt? _____ och i så fall hur mycket? _____ ns

Vad kan du säga om denna tidsskillnad? _____

Hur lång är "Usable access time" som är specad i datablad för processorn?

_____ ns

Utgående från de mätningar du gjort kan du nu beräkna minnets "access"-tid. Hur lång är denna?

_____ ns